

行政院國家科學委員會專題研究計畫 成果報告

TFT-LCD 廠之限制驅導式現場排程與需求鏈整合系統之建構

(I)

計畫類別：個別型計畫

計畫編號：NSC94-2213-E-216-011-

執行期間：94年08月01日至95年07月31日

執行單位：中華大學工業管理學系

計畫主持人：吳鴻輝

報告類型：精簡報告

處理方式：本計畫可公開查詢

中 華 民 國 95 年 10 月 24 日

行政院國家科學委員會補助專題研究計畫 成果報告
 期中進度報告

TFT-LCD 廠之限制驅導式現場排程與需求鏈

整合系統之建構(I)

計畫類別： 個別型計畫 整合型計畫

計畫編號：NSC 94-2213-E-216-011

執行期間：94 年 08 月 01 日至 95 年 07 月 31 日

計畫主持人：吳鴻輝 教授

共同主持人：

計畫參與人員：

成果報告類型(依經費核定清單規定繳交)： 精簡報告 完整報告

本成果報告包括以下應繳交之附件：

- 赴國外出差或研習心得報告一份
- 赴大陸地區出差或研習心得報告一份
- 出席國際學術會議心得報告及發表之論文各一份
- 國際合作研究計畫國外研究報告書一份

處理方式：除產學合作研究計畫、提升產業技術及人才培育研究計畫、
列管計畫及下列情形者外，得立即公開查詢

涉及專利或其他智慧財產權， 一年 二年後可公開查詢

執行單位：中華大學科技管理研究所

中華民國 95 年 10 月 11 日

摘要

薄膜液晶顯示器(TFT-LCD)的製造主要是由三大生產製程所組成，分別為前段列陣(Array)製程、中段液晶面板(Cell)製程和後段模組(Module)製程。各製程是以一座廠為單位在獨立運作，而各廠各有其內部獨特的管理特性。國內TFT-LCD的主要製造廠商，都具備了這三大製程，由於每一廠商的每段製程都有先後投資的不同世代的廠區，因此TFT-LCD廠商是屬於擁有多座多世代的多廠區工廠。在液晶顯示器景氣的大起大落及液晶循環加速的壓力下，TFT-LCD廠要更高的單位產能產出或獲利能力、更短且準的製造時間，將會面臨下列管理問題：(1)如何降低液晶面板製造廠的製造時間與不穩定度；(2)如何提升液晶面板製造廠的有效產出。

基於這些需求，本計畫嘗試提供一套TFT-LCD限制驅導式現場排程之建構技術，以滿足國內TFT-LCD廠之管理需求，這套系統主要是架構在以限制理論(TOC)為基礎的生產管理解決方案，即限制驅導式現場排程系統(Drum-Buffer-Rope)。本研究結果將可供國內TFT-LCD廠商參考，以提升其快速回應產業景氣的製造管理能力。

關鍵詞：薄膜液晶顯示器、限制理論、限制驅導式現場排程方法、瓶頸作業迴流。

Abstract

The main manufacturing processes of TFT-LCD are composed of Array process, Cell process and Module process. Each process is executed by a stand alone plant and has different management focus. The major TFT-LCD companies in Taiwan own several plants for each process. An internal supply chain is then composed of these multi-site plants for a TFT-LCD company. To improve the manufacturing management capability for quick response to market, the TFT-LCD company will face the following difficult problems: (1)how to decrease the cycle time of Array plant and Cell plant; (2)how to increase the throughput of Array plant and Cell plant.

An integration of DBR and demand chain for TFT-LCD plants is proposed in the project to overcome the above problems. This system is the Drum-Buffer-Rope production solution. The prototype developed by this research will be referenced by the TFT-LCD company.

Key Words: TFT-LCD, TOC, DBR, Bottleneck Reentry.

1. 緒論

1.1 背景與動機

TFT-LCD 之前段列陣製程是透過類似半導體晶圓(wafer)製造技術在玻璃基板上反覆執行數次上光阻、曝光、顯影及蝕刻等製程而形成薄膜電晶體玻璃基板。中段液晶面板製程是將 Array 製程完成的薄膜電晶體玻璃基板與自製或外購之彩色濾光片(Color Filter, CF)進行組合、切割及液晶注入等製程而成為液晶面板，依面板尺寸的需求一片玻璃基板可切割成一至數片的面板。至於後段的模組製程則是將液晶面板與驅動 IC、偏光板及背光模組等零組件，組裝成完整的液晶顯示器，並作最後測試及檢驗。

Array 廠由於設備昂貴、製程需反覆迴製而複雜且長，因此製造時間(Lead Time)長且不穩定，大約需要 5.7~8.6 天，平均大約是 7.2 天。Cell 廠主要是 Array 玻璃基板與彩色濾光片的供料配合問題，且廠內各站機台均屬於相同平行機台，由於一片玻璃基板可切割成一至數片的面板，因此隨著面板尺寸的不同，會有批量與換線之問題，這一製程的製造時間大約需要 3~5 天，平均大約是 4 天。而 Module 廠除了需依客戶需求組裝外，尚有關鍵零件有指定物料或指定供應商的問題等，這一製程的製造時間很短，大約只要 8 個小時。因此在管理上，Array 廠的重心在有效的管理資源產能以提升有效產出與降低與穩定製造時間；Cell 廠除了需有效的管理資源產能以提升有效產出降低與穩定製造時間外，尚需協調 Array 廠的薄膜電晶體玻璃基板與彩色濾光片的供料數量與時間；而 Module 廠的重心則在有效規劃物料供應，以掌握市場變化或客戶訂單需求，以及降低成品與在製品庫存。

1.2 研究目的

根據上述 TFT-LCD 各廠的特性與產業特質而言，為了使其具備更高的單位產能產出或獲利能力與更短且準的製造時間，本研究在第一年計畫中提出下列兩點來解決 TFT-LCD 各廠所會面臨的管理問題：

- (1) 降低液晶面板製造廠的製造時間與不穩定度：由於製造時間愈長或愈不穩定將使工廠的反應速度愈慢，而喪失競爭力，且會造成更多的在製品或成品存貨的積壓，而增加跌價風險。但要注意的是，不可因降低了面板製造廠的製造時間而犧牲了該廠的有效產出，這是不合理的改善。
- (2) 提升液晶面板製造廠的有效產出：若能使面板製造廠製造出客戶所需的有效產出愈大(註：若各廠生產出來的產出非客戶所需，則該產出是存貨不是有效產出)，則 TFT-LCD 廠商即能獲得最大之利潤而愈快回收投資。

本研究提供一套 TFT-LCD 限制驅導式現場排程之建構技術，以滿足國內 TFT-LCD 廠之管理需求。這套系統主要是架構在以限制理論(TOC)為基礎的生產管理解決方案，即為限制驅導式現場排程方法(Drum-Buffer-Rope)，以提升單廠的有效產出及降低製造前置時間及其不穩定度。最後以 eM-Plant 開發一套雛型系統與模擬環境，來驗證與說明這套技術在面板製造廠應用之可行性。

2. 文獻探討

2.1 面板製造廠之製程與特性

Array 製程中黃光區所使用的機台為最昂貴之生產設備，且 Array 製程反覆迴製，

在玻璃基板上至少需重覆五到七層加工，每一層都要經過清洗、鍍膜、上光阻、顯影、蝕刻與去光阻等過程，因此黃光區成為廠內的瓶頸，其製造流程如圖 2.1。黃光機台（瓶頸機台）的製程上，需要搭配光罩(Mask)才能進行作業，每一種產品加工不同層級所需的光罩均不相同，且因為在技術上與品質上的需求，必須將第三道黃光製程的光罩及第五道黃光製程的光罩綁在同一黃光機台上進行加工，形成綁機台的特性，如圖 2.2。

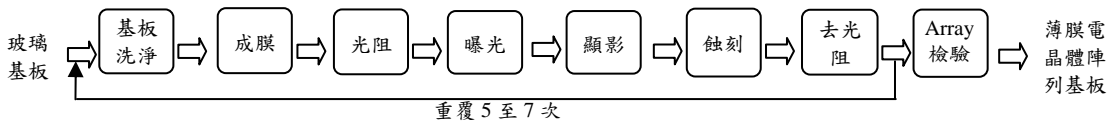


圖 2.1 陣列製程

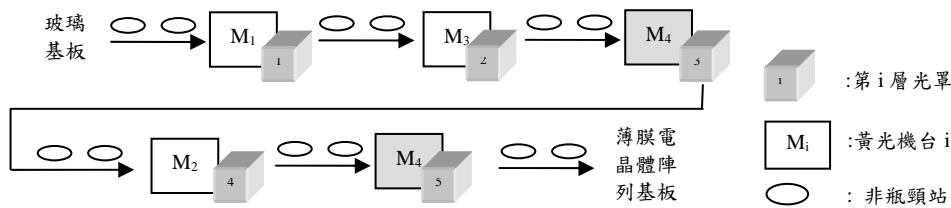


圖 2.2 綁機台的特性

Cell 廠的製程加工步驟是由許多平行工作站所組成，前段序列製程是分別對彩色濾光片與 TFT 基板進行加工作業，而到了基板組合站時必須同時存此兩種物料才能加工此作業，否則將無法順利進行；其製程包含一次切割研磨、配向膜塗佈、配向處理及基板組合。中段批量製程機台可加工的最大批量單位不同，然而不論機台滿載或非滿載時皆可以進行加工，且加工時間相同，故製程亦存在等候的特性；其製程包含高溫壓合、真空回火、液晶注入及封口等。至於後段製程序列製程並沒有特殊的加工特性存在，其製程則包含二次切割裂片、磨邊貼附（偏光板）及檢查等[1,7,9]，如圖 2.3。此外，組立廠中配向膜塗佈站（瓶頸機台）及液晶注入的換線時間皆為 2 小時，因此各工作站機台配置應考慮到減少換線次數，以符合日需求計畫。

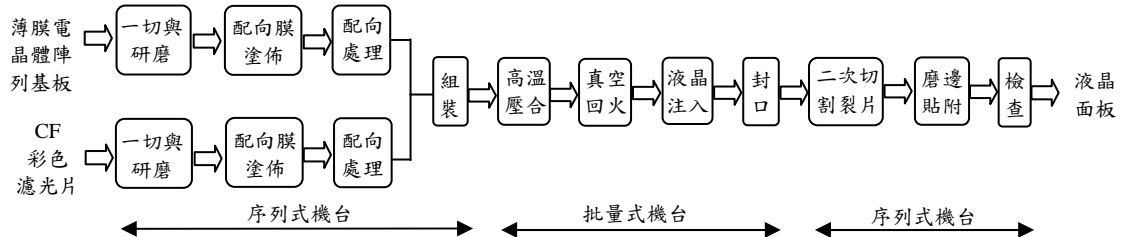


圖 2.3 Cell 製程

Module 廠的製程是將組立製程完成的 LCD 面板與驅動 IC、印刷電路板(PC Board；PCB)連接，並與背光源(backlight module)、框架(frame)...等進行組裝，再經由產品最終檢驗測試，屬於勞力密集的製程，與 Cell 廠皆相當適合應用 DBR 技術來管理瓶頸產能與訂單之排程，以及規劃各種料的供料數量與時間，其製造流程如圖 2.4。



圖 2.4 Module 製程

2.2 瓶頸迴流作業之限制驅導式排程探討

瓶頸作業有迴流(Reentry)的生產環境，即一張工單在瓶頸有兩次以上的加工作業，

在設計限制驅導節奏及推平廢墟時，會因為工單在瓶頸前後迴流作業的相依性，使其困難增加[4]。而工單在瓶頸迴流作業時，瓶頸作業與瓶頸作業間的緩衝時間，稱為間隔緩衝。造成這樣的原因，主要是因為在瓶頸作業迴流的製程中，有製程間的相依性、作業間隔時間必須大於或等於間隔緩衝時間等特性[10]。針對作業間隔不可小於間隔緩衝的需求，Goldratt[16]提出了間隔棍(Batch Rod)的觀念，間隔棍為不可壓縮的棍子，長度即為前後兩瓶頸迴流作業的間隔緩衝，以確保前後兩瓶頸迴流作業間的作業間隔不可小於間隔棍。吳[3]也針對間隔棍在使用上困難的問題提出了一套最佳間隔模式，改善了間隔棍使用上的不方便。

蔡[11]依據限制驅導式現場排程與管理技術(DBR)及限制理論(TOC)專案管理的觀念，提出一套適用於瓶頸迴流生產型態的瓶頸生產節奏推平與合理化方法，可有效解決訂單交期延誤問題。葉[10]應用集體緩衝之觀念提出一套有效的瓶頸迴流環境瓶頸生產節奏的設計方法。

2.3 平行機台排程探討

平行機台之作業方式是將以往工件僅能夠在單一機台上加工才可完成，變為同時擁有多部機台可供選擇，工件可任意選擇在某一機台上進行加工。而平行機台排程的目的主要是要妥善利用多機台，將工件依序安排到各機台上加工，以達到所求的績效指標最佳。

針對是否分割工單至機台、考慮機台設置時間與否及機台加工指派法則等特性，過去亦有相當多的研究，例如運用分枝界限法、啟發式演算法(Modified Due Date, MDD)及模擬退火法等來解平行機台排程問題，以求總加權延遲時間最小化[13,14,15,21]。以分枝界限法[22]來解平行機台排程問題，使總加權完工時間最小化。Gursel et al.[18]則在四種不同模式下求解延遲工件數最小化。Serifoglu et al.[23]發展以遺傳演算法考量加權工件延遲及提早完工時間之和最小化。Tahar et al.[24]則以線性規劃方法求解總流程時間最小化。

由於廠內之配向膜塗佈(瓶頸機台)為平行機台，且彩色濾光片與 TFT 基板的加工量必須成套出現於組裝站前；然而，上述學者所提出的方法尚不能減少組立廠之換線次數及如期產出各尺寸計劃量。因此本研究應用 DBR 機制的觀念來對組立廠瓶頸站之平行機台排程作細部排程規劃。

3. 系統模組之架構

Wu[25]提到一個健全的 DBR 機制應該包含三大區塊，分別是限制驅導式現場排程(計劃)、現場派工(執行)與緩衝管理(考核)。現今 TFT-LCD 各廠都已導入製造執行系統(MES)，各廠人員將排程結果透過 MES 來與現場進行聯繫，而現場的狀況也透過 MES 來進行回饋，使系統可以透過重排來更新排程與控制。本計劃所完成面板 Array、Cell 及 Module 廠之 DBR 機制架構，包含排程模組(瓶頸與投料排程模組)、派工模組與控制模組三部份，並包含與 MES 的介面，如圖 3.1 所示。

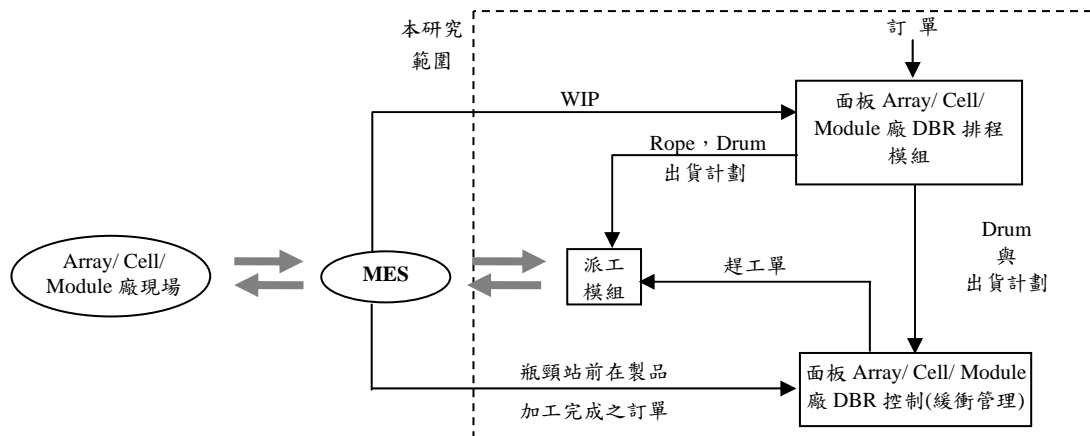


圖 3.1 面板 Array/Cell/Module 廠之 DBR 機制架構

3.1 排程模組

(1) 列陣廠

在進行月計劃以平準化導出日計劃時，由於列陣廠對各黃光機台進行產能平衡時並無考慮迴製其前後關係的問題，而造成各黃光機台產能分配不平衡的情況，因此本研究決定針對列陣廠分批進行改善，目的在使日產出計劃的產品製程前製時間不會過長，也可以針對各黃光機台進行產能平衡。列陣廠黃光機台（瓶頸機台）為多機台，且具迴流特性，加工時又受到光罩的限制以及第三道及第五道黃光製程綁機台的特性，因此在進行 DBR 排程之前先對列陣廠日計畫進行分批，目的在使黃光機台產能平衡，並且使各產品能依日產出計劃順利完成，其演算法如圖 3.2。

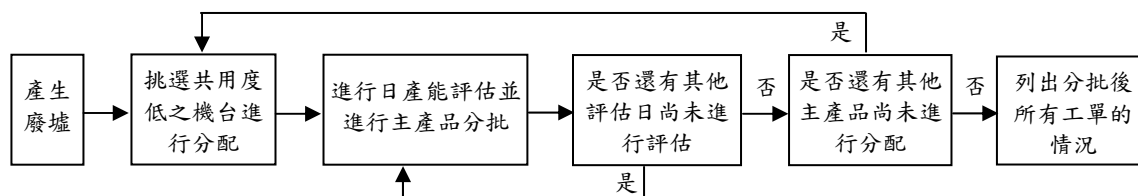


圖 3.2 分批演算法流程圖

分批完成後，本研究參考 Wu[26]所提出瓶頸作業迴流的推平法則，應用在列陣廠黃光機台（瓶頸機台）的瓶頸排程上。但由於列陣廠黃光製程反覆迴製且具移轉批量的特性，故必須對步驟 5 及步驟 6 進行修改，使演算法能應用於列陣廠的黃光機台排程上。修正步驟如下：

Step 5：挑選排入作業

Step 5.1：依候選作業在廢墟的開始加工時間最早者來挑選個排入作業。

Step 5.2：廢墟的開始加工時間相同時，則以最早投料者優先選入。

Step 6：推平排入作業並更新黃光機台的可排時間

Step 6.1：依製程所需光罩挑選機台，並推平排入作業。

Step 6.2：如果是新工單，則評估投料時間；若為舊單，且為第五道黃光製程，則評估出貨時間。

Step 6.3：更新可排作業。

Step 6.4：更新黃光機台的可排時間。

當系統以批量(Batch)進行黃光機台排程時，因列陣廠的物料流動是以cassette(lot)為單位，因此產生了移轉批量的問題，而吳[3]也對此提出「瓶頸迴流前後作業之最佳作業間隔模式研究」，來改善移轉批量所造成的問題。

(2) 組立廠

由於組立廠的規劃幅度為一週，即每週會接收到一週的日產出計劃，其瓶頸站在配向膜塗佈機台，屬於平行機台中的相同機台(Identical machine)；此外，加工基板除尺寸的不同外還有類型的不同(TFT 基板與彩色濾光片)。因此在 Drum 的設計方面首先計算日計劃中各尺寸的廢墟(Ruin)，接著依照優先順序將該尺寸計劃量排入各配向膜塗佈機台，最後再將排程結果轉換成 TFT 基板與彩色濾光片的形式且順序為 3 lots 的 TFT 基板和 3 lots 的彩色濾光片，步驟如圖 3.3 所示。

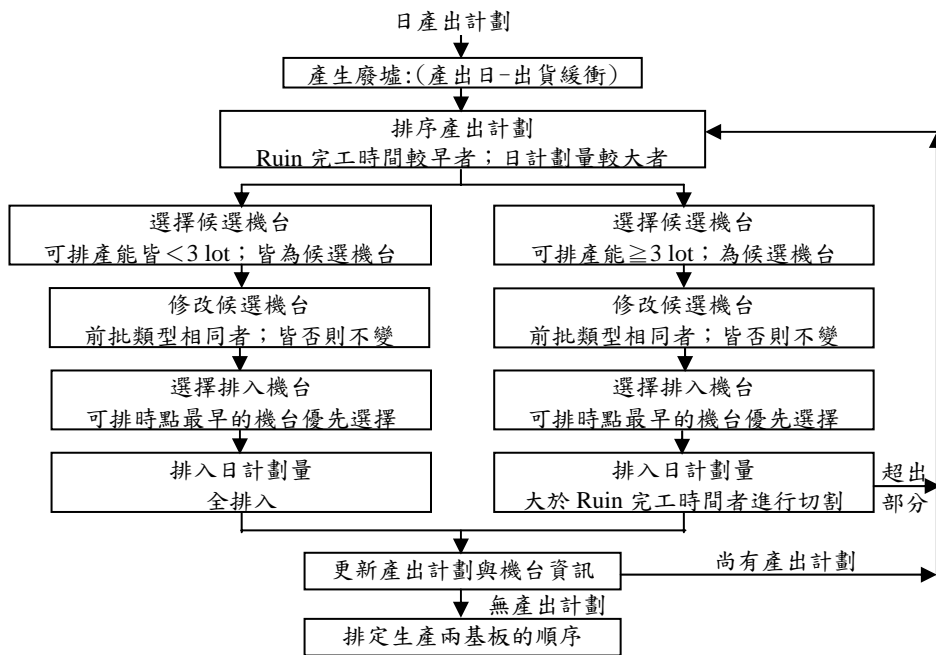


圖 3.3 平行機台排程流程圖

(3) 模組廠

首先依據各工作站所有的機台數、加工時間、整備時間等條件，計算各工作站加工產品所需耗用的產能，其剩餘的產能即為可用來換線的產能。再將換線產能除以該工作站產品換線的平均時間，即可得到每一工作站最大可換線次數，而可允許的最少換線次數即為系統之瓶頸資源，即偏光板貼附。但由於模組廠之偏光板貼附與組立廠配向膜塗佈同為平行機台，因此其排程模組可參考組立廠之演算法。

3.2 投料模組

(1) 列陣廠

當黃光機台排程(Drum)排好時，必需依照第一層黃光機台的開始加工時間減去瓶頸緩衝時間(CCR Buffer)，求得各產品的投料時間(Rope)。但是黃光機台排程是應用批量進行排程上的應用，因此在投料時如果以批量進行投料，將會造成非瓶頸站在製品過多、趕工單過多及 Cycle time 變長的情況，這對列陣廠來說都是

不合理的。因此在投料時，本研究將分批後的批量再轉為以 lot 進行投料，如此便不會造成列陣廠瞬間在製品過多的情況，並可改善列陣廠 Cycle time 被拉長的情況。

而本研究投料數量由批量轉為 lot 進行投料時，以瓶頸機台不閒置為優先考慮，設定每一批量中各 lot 的間隔時間為各產品黃光機台第一層之加工時間，如此便可以使在製品順利到達第一層黃光機台前進行加工，又不會縮短各個 lot 的 CCR Buffer 時間。除此之外更要確認投料計劃是在日投料計劃時間點之下，絕不能比日投料計劃早發生，以免列陣廠在製品過多。因此在投料時必需與瓶頸加工同步，所謂的同步就是各個 lot 的第一層黃光機台開始加工時間，減去 CCR Buffer，即為該 lot 的投料時間。

(2) 組立/模組廠

在完成所有瓶頸機台排程(Drum)的設計後，系統會依 Drum 之生產節奏減去瓶頸緩衝求出投料計劃(Rope)，再由工單結束加工時間加上出貨緩衝(Shipping Buffer)推導出工單的出貨計劃(Shipping Schedule)，並使投料節奏與 Drum 達到同步化的效果，可避免現場投錯料或多投料之情形發生。最後系統再將所得的 Drum、Rope 與出貨計劃所得到的資訊經由派工模組傳遞給 MES，並將 Drum 與出貨計劃傳遞給控制模組，讓 MES 所回饋的資料可以進行現場的控管。

3.3 派工模組

(1) 投料站(Gateway station)

在現場在製品(WIP)的控制中，投料機台佔有絕大部分的影響。當投料機台投入的物料過多時，會造成在製品在現場有過多的趨勢，讓機台處於負荷過重的情況，甚至使非瓶頸機台變成瓶頸機台；相反的，若投入的物料太少，造成機台閒置沒有原物料加工的狀況，若閒置的機台為瓶頸機台，則會嚴重影響到工廠的產出。因此，必須「全力配合」瓶頸機台的排程，依照瓶頸生產節奏排程所推出來的投料節奏(Rope)進行投料，且不能因為機台閒置而進行不必要的投料。

(2) 瓶頸站(CCR Station)

瓶頸站依排程模組所排出的「瓶頸生產節奏排程(Drum)」來加工。然而，Drum 只是生產次序的依據，若到排程的時間到了，但是該工單卻還未出現在瓶頸站前等待區加工，為了使瓶頸不挨餓，而有料可以繼續加工，就由已到達且接續後面排程加工的工單，先行加工；而我們稱此沒有到而錯過排程時間的工單為「穿透品」[2]。另外如果穿透品流回到瓶頸站，則該工單優先加工；若有多張作業同時流回，則加工排程時間較早的作業。

(3) 非瓶頸站(Non-CCR Station)

i. 列陣廠

非黃光機台的加工次序，本研究是採取先到先做(FIFO)的方式。除非現場發出趕工單，則每個非黃光機台都要依緩衝管理機制所發出的趕工單優先進行加工。換言之，當趕工令發出時，非黃光機台將檢視其機台前的暫存區，當發現有趕工單存在時，則優先加工，讓趕工單可以迅速地流到下一站進行加工，

最後使該單能順利到達黃光機台進行加工，其目的為「全力配合」黃光機台，避免有些工單來不及到達黃光機台前，而造成黃光機台的閒置，或造成該工件之延誤。

ii. 組立廠/模組廠

各工作站在加工不同類型產品時，常需要換線時間(Setup Time)，為了減少換線次數，在非瓶頸站採用「最小換線時間(MST法則)」的派工方式。其派工法則是指工單到達時，先選和工單相同類型產品的加工機台，若無相同產品加工機台，則任選一個機台，並且必需加上換線時間；另外機台加工完畢時，則選擇該站等待區中相同產品類型的工單，若沒有相同產品類型，則換線至等待區中存貨最多的產品類型。

如果進入到非瓶頸站的作業為趕工單，則不論加工機台是否有加工相同的產品類型，工單都必須優先加工。如果有多張趕工的作業，則先做出貨緩衝管理所發出的趕工工單，再做其他的工單。另外，如果趕工工單遇到批量機台的話，則不論是否達到該機台的最大批量單位，該工單都必須優先加工。

3.4 控制模組

本研究將 DBR 方法導入面板廠中，只針對面板製造廠中的瓶頸站進行排程，屬於集中式派工；而非瓶頸機台的加工次序則是依據不同廠採取先進先出(FIFO)或最小換線時間(MST)的方式進行派工，屬於分散式派工。但在現場實際執行時，因現場存在許多不確定因素，如機台當機等，因此現場必需給予一套應變措施，避免這些不確定因素造成計劃執行不順利的情況發生。

根據瓶頸排程模組的瓶頸生產節奏排程(Drum)與現場 MES 所傳回的資料，利用緩衝管理來評估工單的進度。本研究緩衝管理其作法是將每張工單瓶頸作業前的緩衝區分為三等份，分別為忽略區、警示區、趕工區，而這個緩衝區大小就是 CCR Buffer，其範圍為投料時間到瓶頸的排程時間。

當時間時移到趕工區開始的時間，則查看該工單是否已達瓶頸站前等待加工，如果沒有，則發出此工單趕工訊息，讓所有非瓶頸站優先加工這張工單，使此作業能及時趕到瓶頸站前加工。

另外，由於要掌握交期的準時達交，間隔緩衝管理與出貨緩衝管理也是本模組的重點。與瓶頸緩衝相同，將間隔緩衝與出貨緩衝分為三區，當時間移到間隔緩衝的趕工區，但該工單尚未到達瓶頸站前等待加工，則發出趕工訊息，讓其他非瓶頸站優先加工此工單；當時間移到出貨緩衝的趕工區，但該工單尚未出貨，則一樣發出趕工訊息，讓其他非瓶頸站優先加工此工單。

4. 模組驗證

4.1 排程模組

(1) 列陣廠排程模組系統驗證

某列陣廠內黃光機台（瓶頸站）的機台數、加工時間及換線時間等製程資訊如表 4.1 所示，所生產的產品尺寸為 15”、17”、19”、21”及 26”等五種。根據 2003/6/2 0:00 接到 2003/6/9~2003/6/15 的日產出計劃，於 2003/6/2 8:00 進行重排，瓶頸緩

衝、出貨緩衝及間隔緩衝分別為 3、9 及 2.5 ~3.5 小時。

表 4.1 製程資訊

瓶頸機台	第一道黃光製程加工時間	第二道黃光製程至第五道黃光製程加工時間	換線時間	製程數量	機台數量
黃光機台	25 min	30 min	4 min	20(pcs)/1 lot	11

在獲得上述各資訊後，系統依照排程步驟將日產出計劃排入各瓶頸機台之中，以完成 Drum 的設計。排程模組中每部黃光機台有其獨立的 Drum，以下僅顯示機台 6 之排程結果，截取 2003/06/02 8:00 的重排時間點觀察第六台黃光機台的 Drum，如圖 4.1 所示（數量單位: batch）。

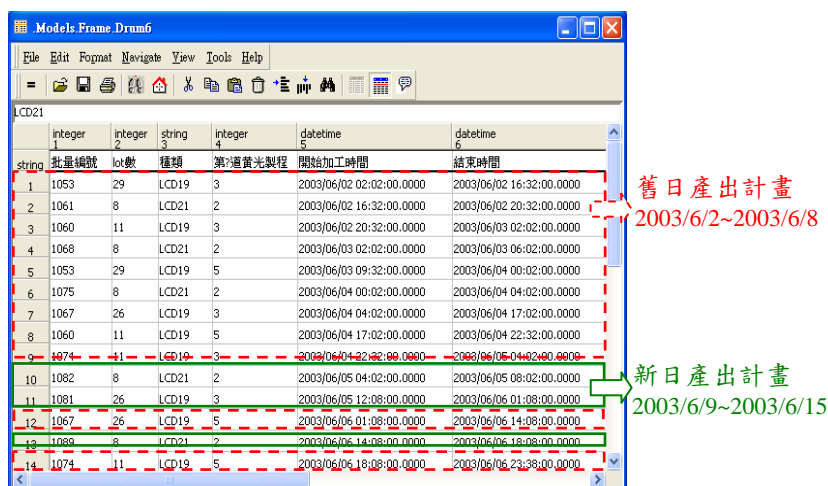


圖 4.1 2003/06/02 8:00 瓶頸機台六的 Drum

(2) 組立廠排程模組系統驗證

某組立廠內配向膜塗佈（瓶頸站）的機台數、加工時間及換線時間等製程資訊如表 4.2 所示，產品尺寸有 14.1”、15”、17”及 19”等 4 種面板。各配向膜塗佈機台有其在製品數量與尺寸，並計算出各機台的可排程時間點。根據 2005/12/30 0:00 接到 2006/1/6~2006/1/12 的日產出計劃，於 2005/12/31 8:00 進行重排，瓶頸緩衝及出貨緩衝分別為 4、64 小時。

表 4.2 製程資訊

瓶頸機台	加工時間	換線時間	製程數量	機台數量
配向膜塗佈	12 min	120 min	24(pcs)/1 lot	10

在獲得上述各資訊後，系統依照排程步驟完成 Drum 的設計，每部瓶頸機台有其獨立的 Drum，以下截取 2005/12/31 8:00 重排時間點觀察瓶頸機台 4 之排程結果如圖 4.2 所示（數量單位: lot）。另外，排程中的數量各包含了 TFT 基板與彩色濾光片(CF)，例如排程中第 1 列，機台要分別加工 60 lots 的 TFT 基板與 CF；而兩者加工順序比例為 3:3，即交叉 3 lots 的 TFT 基板與彩色濾光片。

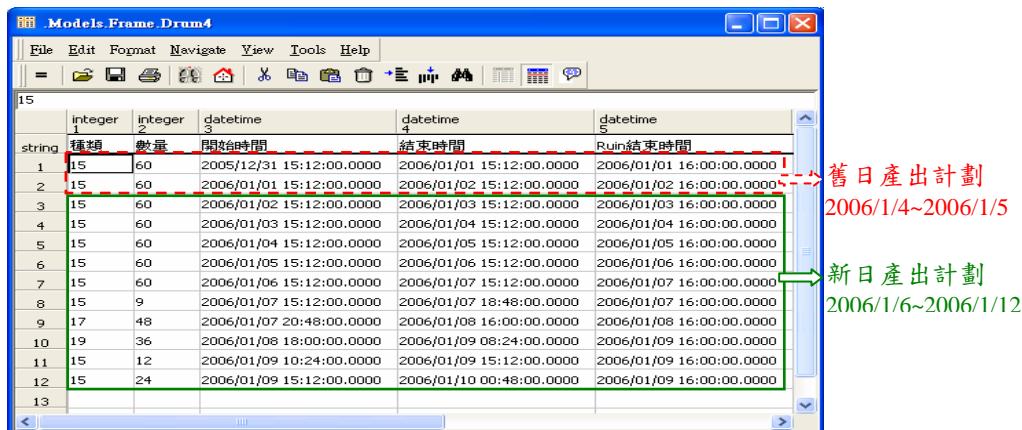


圖 4.2 2005/12/31 8:00 瓶頸機台 4 的 Drum

(3) 模組廠排程模組系統驗證

某模組廠內偏光片貼附機台(瓶頸站)的機台數、加工時間及換線時間等製程資訊如表 4.3 所示。所生產的產品尺寸種類共有 4 種，分別為 15”、17”、19”、21”等面板。根據 2006/01/1 24:00 接到 2006/01/01~2006/01/02 的日產出計劃，於 2006/01/01 00:00 進行重排，瓶頸緩衝與出貨緩衝分別為 3、6 小時。

表 4.3 製程資訊

瓶頸機台	製程加工時間	換線時間	製程數量	機台數量
偏光片貼附機台	16 min	45 min	24(pcs)/1 lot	2

在獲得上述各資訊後，系統依照排程步驟完成 Drum 的設計，每部瓶頸機台有其獨立的 Drum，以下截取 2006/01/01 00:00 重排時間點觀察瓶頸機台 4 之排程結果如圖 4.3 所示（數量單位: lot）。

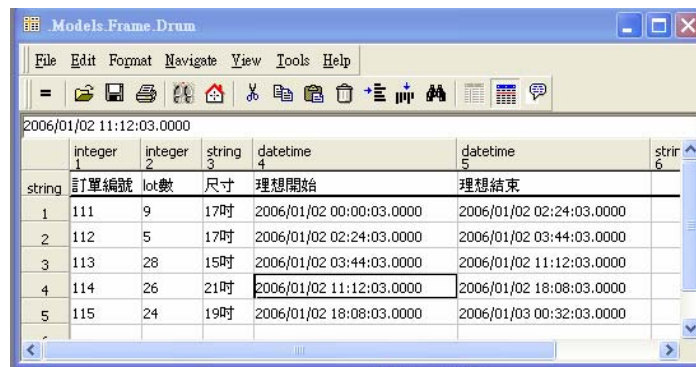


圖 4.3 2006/01/02 8:00 瓶頸機台 4 的 Drum

4.2 投料模組

在完成所有機台 Drum 的設計後，系統會依 Drum 之生產節奏減去瓶頸緩衝求出投料計劃(Rope)。以下以組立廠 14.1”基板之投料計劃為例，如圖 4.4。顯示 2005/12/30 0:00 系統接收 2006/1/6~2006/1/12 之日產出計劃所推導的投料計劃，並參考圖 4.2 組立廠的 Drum。由於舊單已完成備料動作，因此只需觀察新日產出計畫中最早投料時間點為 2006/1/2 11:12，而系統接收到新日產出計劃的時間為 2005/12/30，得知尚有三天的時間可進行備料。

Due Date	1	integer	integer	string	integer	datetime	datetime
string	尺寸	數量	基板種類	指派機台	投料時間	Due Date	
611	14	1	TFT	3	2006/01/02 11:12:00.0000	2006/01/06 08:00:00.0000	
612	14	1	CF	1	2006/01/02 11:24:00.0000	2006/01/05 08:00:00.0000	
613	14	1	TFT	3	2006/01/02 11:24:00.0000	2006/01/06 08:00:00.0000	
614	14	1	CF	1	2006/01/02 11:36:00.0000	2006/01/05 08:00:00.0000	
615	14	1	TFT	3	2006/01/02 11:36:00.0000	2006/01/06 08:00:00.0000	
616	14	1	TFT	1	2006/01/02 11:48:00.0000	2006/01/06 08:00:00.0000	
617	14	1	CF	3	2006/01/02 11:48:00.0000	2006/01/06 08:00:00.0000	
618	14	1	TFT	1	2006/01/02 12:00:00.0000	2006/01/06 08:00:00.0000	
619	14	1	CF	3	2006/01/02 12:00:00.0000	2006/01/06 08:00:00.0000	
620	14	1	TFT	1	2006/01/02 12:12:00.0000	2006/01/06 08:00:00.0000	
621	14	1	CF	3	2006/01/02 12:12:00.0000	2006/01/06 08:00:00.0000	
622	14	1	CF	1	2006/01/02 12:24:00.0000	2006/01/06 08:00:00.0000	
623	14	1	TFT	3	2006/01/02 12:24:00.0000	2006/01/06 08:00:00.0000	
624	14	1	CF	1	2006/01/02 12:36:00.0000	2006/01/06 08:00:00.0000	
625	14	1	TFT	3	2006/01/02 12:36:00.0000	2006/01/06 08:00:00.0000	
626	14	1	CF	1	2006/01/02 12:48:00.0000	2006/01/06 08:00:00.0000	
627	14	1	TFT	3	2006/01/02 12:48:00.0000	2006/01/06 08:00:00.0000	
628	14	1	TFT	1	2006/01/02 13:00:00.0000	2006/01/06 08:00:00.0000	
629	14	1	CF	3	2006/01/02 13:00:00.0000	2006/01/06 08:00:00.0000	

圖 4.4 14.1 吋基板之投料計劃

4.3 派工與控制模組

控制模組最主要的目的是控制訂單的進度，當時間移到該訂單的出貨緩衝的趕工區，如圖 4.5，在 2006/1/4 8:00 時檢查這四筆批量是否出貨，結果發現尚未出貨，則代表可能會延誤，因此記錄其編號，讓全廠的加工站，如果遇到這些批量，則優先加工。

在派工模組中，當訂單進入到加工站，首先檢查此訂單是否為趕工單，這記錄可在全廠出貨趕工批量的清單得知。如果不是趕工訂單，則依照該廠的先進先出(FIFO)或是最小換線時間(MST)的派工法則來派工；假使如圖 4.6，組立廠的液晶注入站進來的兩個批量是趕工批量，則液晶注入站需讓接下來的閒置機台優先加工這兩批量。

datetime	integer	string	object
1	2	3	4
string	檢查時間點	批量編號	產品
1	2006/01/04 20:00:00.0000	4394	LCD19
2	2006/01/04 20:00:00.0000	4395	LCD19
3	2006/01/04 20:00:00.0000	4400	LCD19
4	2006/01/04 20:00:00.0000	4401	LCD19
5			

圖 4.5 全廠出貨趕工批量的清單

圖 4.6 液晶注入站已到的趕工批量清單

5. 結論與討論

列陣廠中俱有黃光機台（瓶頸機台）的迴流、光罩限制及綁機台等特性，為了確保產能可以在產出計劃前完成產出計劃的需求，避免產能不足造成產出未能符合產出計劃的需求，本研究提出一分批方法，使日計畫黃光機台產能達到平衡；而組立及模組廠中由於平行機台的限制，本研究亦提出一平行機台排程演算法，以滿足日計劃之需求。本研究依限制理論提出一套 TFT-LCD 限制驅導式現場排程之建構技術，可根據現場資料建構出面板製造廠之瓶頸機台排程模組、投料模組、機台派工模組及進度控制模組，並整合 DBR 管理子系統，以滿足國內 TFT-LCD 製造廠之管理需求。

參考文獻

1. 李俊昇，「液晶面板組裝廠批量製程派工法則之設計」，交通大學工業工程與管理研

- 究所碩士論文(2003)。
2. 吳鴻輝與李榮貴，「限制驅導式現場排程與管理技術」，修訂版，全華科技圖書股份有限公司(2001)。
 3. 吳鴻輝，「瓶頸迴流前後作業之最佳作業間隔模式研究」，工業工程學刊，第十七期，第四卷，第 349-358 頁(2000)。
 4. 吳鴻輝與蔡佳蓉，「瓶頸迴流生產型態之限制趨導式現場排程方法研究」，2002 科技與管理學術研討會論文集，第 223-230 頁(2002)。
 5. 林則孟、黃建中、陳子立與陳盈彥，「TFTLCD 多廠區生產鏈之生產規劃架構」，2003 產業電子化運籌管理學術暨實務研討會，逢甲大學(2003)。
 6. 林義琛，「TFT-LCD 產業 APS 系統導入回顧」，企業通電子報 42 期，第 12-15 頁(2003)。
 7. 林毓淳，「薄膜液晶顯示器組立廠主生產排程快速規劃系統之設計」，交通大學工業工程與管理研究所碩士論文(2004)。
 8. 黃彥彰，「TFT-LCD 產業多廠區訂單規劃與排程」，東海大學工業工程與經營資訊研究所，碩士論文(2003)。
 9. 彭俊昌，「液晶面板組立廠投料與派工模擬分析」，清華大學工業工程與管理研究所碩士論文(2005)。
 10. 葉美伶，「應用集體緩衝於瓶頸迴流生產型態之限制驅導式主生產排程方法」，中華大學科技管理研究所碩士論文(2004)。
 11. 蔡佳蓉，「瓶頸迴流的限制驅導節奏之設計方法研究」，中華大學科技管理研究所碩士論文(2001)。
 12. 謝仲為，「先進規劃與排程系統應用於 TFT-LCD 產業之研究」，東海大學工業工程與經營資訊研究所，碩士論文(2002)。
 13. Alidaee, B. and Rosa, D., "Scheduling parallel machines to minimize total weighted and unweighted tardiness," *Computers and Operations Research*, Vol. 24, No. 8, pp. 775-788(1997).
 14. Azizoglu, M. and Kirca, O., "Tardiness minimization on parallel machines," *International Journal of Production Economics*, Vol. 55, pp. 163-168(1998).
 15. Eduardo, D. S. and Malave, C. O., "Simulated annealing for parallel machine scheduling with split jobs and sequence-dependent set-ups," *International Journal of Industrial Engineering*, Vol. 11, No. 1, pp. 43-53(2004).
 16. Goldratt, E.M., *The Haystack Syndrome*, North River Press, Croton-on-Hudson, New York(1990).
 17. Goldratt, E.M., *Critical Chain*, NY: North River Press (1997).
 18. Gursel, A. S., Pico, F., and Santiago, A., "Identical Machine Scheduling to Minimize the Number of Tardy Jobs When Lot-splitting is Allowed," *Computers and Industrial Engineering*, Vol. 33, No. 1-2, pp. 277-280(1997).
 19. Heikkila, J., "From supply to demand chain management: efficiency and customer satisfaction," *Journal of Operations Management*, 20, pp. 747-767(2002).
 20. Jeong, B., Kim, S.W. and Lee, Y.J., "An assembly scheduler for TFT- LCD

- manufacturing,” *Computer & Industrial Engineering*, 41, pp. 37-58(2001).
21. Kim, Y. D., Shim, S. O., Kim, S. B., and Choi, Y. C., “Parallel machine scheduling considering a job-splitting property,” *International Journal of Production Research*, Vol. 42, No. 21, pp. 4531-4546(2004).
 22. Sarin, S. C., S. Ahn and A. B. Bishop, “An improved branching scheme for the branch bound procedure of scheduling n jobs on m parallel machines to minimize total weighted flowtime,” *International Journal of Production Research*, Vol. 26, No. 7, pp. 1183-1191(1988).
 23. Serifoglu, F. S., and Ulusoy, G., “Parallel machine scheduling with earliness and tardiness penalties,” *Computers and Operations Research*, Vol. 26, pp. 773-787(1999).
 24. Tahar, D. N., Yalaoui, F., Chu, C., and Amodeo, L., “A linear programming approach for identical parallel machine scheduling with job splitting and sequence-dependent setup times,” *International Journal of Production Economics*, Vol. 99, pp. 63-73(2006).
 25. Wu, H.H., C.J. Lee and C.J. Yang, ”A robust DBR management system” the Proceedings of 2005 IEEE Conference on Service Operations and Logistics, and Informatics, Tsinghua University, Beijing, China, August 10 to 12, pp.230-235(2005).
 26. Wu, H.H. and M.L. Yeh, ”A DBR scheduling method for manufacturing environments with bottleneck reentrant flows”, *International Journal of Production Research*, Vol.44, No.5, pp.883-902(2006).

附錄為已發表的三篇相關研討會論文：

1. 吳鴻輝、李正任，「限制驅導式管理系統(DBR)於 TFT-LCD 列陣廠之應用」，中國工業工程學會九十四年度年會暨學術研討會，中華大學(2005)。
2. 吳鴻輝、楊淳正，「限制驅導式管理系統(DBR)於 TFT-LCD 組立廠之應用」，第二屆中山思想與現代化經營管理海峽兩岸學術研討會，中華大學(2005)。
3. Wu H.H., Yang C.J., and Wu T.H., “Scheduling and Control of TFT-LCD Cell plants Using Drum-Buffer-Rope Systems,” *International Conference on Computer and Industrial Engineering (ICCIE)*, Taipei (2006).

限制驅導式管理系統(DBR)於 TFT-LCD 列陣廠之應用

吳鴻輝¹ 李正任^{2*}

¹ 中華大學工業管理系副教授（新竹市五福路二段 707 號）

² 中華大學科技管理研究所研究生（新竹市五福路二段 707 號）

m09303037@chu.edu.tw

摘要

薄膜液晶顯示器(TFT-LCD)的製造主要是由三大生產製程所組成，分別為前段列陣(Array)製程、中段液晶面板(Cell)製程和後段模組(Module)製程。在列陣(Array)製程中，其設備昂貴且具有瓶頸作業迴流(Reentry)的特性，所以製程反覆迴製而複雜，所需製造時間也很長，製造時間大約需要5.7~8.6天，平均大約為7.2天。所以將面臨下列管理問題：(1)如何降低列陣(Array)製程製造時間與不穩定度；(2)如何提升列陣(Array)製程的有效產出。

因此本研究將以限制驅導式管理系統(DBR)來解決列陣(Array)製程生產的排程問題，首先說明如何設計其瓶頸作業迴流的瓶頸排程(Drum)，其次說明列陣廠之DBR應用架構，最後以eM-Plant開發一套雛型系統與模擬環境，來驗證與說明這套技術在列陣廠應用之可行性。

關鍵字：薄膜液晶顯示器、列陣(Array)製程、瓶頸作業迴流、限制驅導式管理系統。

主題：生產與作業管理

1. 前言

目前全球對於薄膜液晶顯示器的需求已經越來越大，每年的需求始終是兩位數的成長持續成長，許多大廠也紛紛開始投資八代廠以及九代廠建廠計畫，台灣政府也對半導體及面板產業提出兩兆雙星政策。但是姑且不論其應用尺寸的大小，其製造過程主要分為三個階段：前段列陣(Array)製程、中段液晶面板(Cell)製程和後段模組(Module)製程。

這三個階段的製程特性不同，在生產排程方法上也是大相逕庭，而本研究將針對列陣(Array)製程來做進一步的探討，其原因如下：(1)設備昂貴

且具有瓶頸作業迴流(Reentry)的特性，所以製程反覆迴製而複雜；(2)所需製造時間很長，製造時間大約需要5.7~8.6天，平均大約為7.2天，約佔總生產週期的2/3。

所以將面臨下列管理問題：(1)如何降低列陣(Array)製程製造時間與完成時間的不穩定度；(2)如何提升列陣(Array)製程的有效產出。

限制驅導式現場排程與管理技術已經成功的運用在許多產業上[1、6、10]，然而在瓶頸作業具迴流特性的產業上，尚無完整的應用。而過去也有學者[3、4]提出針對瓶頸作業迴流下之限制驅導式現場排程、自主式現場派工與緩衝管理的控制方法等進行討論，但這些大都只是局部功能的探討。而且尚未有學者將瓶頸作業迴流下之限制驅導式現場排程導入具代表的產業，如：半導體廠、Array廠等。

因此本研究將以限制驅導式管理系統(DBR)來解決列陣(Array)製程生產的排程問題，首先說明如何設計其瓶頸作業迴流的瓶頸排程(Drum)，其次說明列陣廠之DBR應用架構，最後以eM-Plant開發一套雛型系統與模擬環境，來驗證與說明這套技術在列陣廠應用之可行性。

2. 文獻探討

2.1 Array 製程與生產特性

Array製程類似半導體製程，製程反覆迴製，在玻璃基板上至少需重覆五到七層加工，每一層都要經過清洗、鍍膜、上光阻、顯影、蝕刻與去光阻等過程，如圖1所示。也因為這樣的特性，才會造成在製造現場有許多在製品的堆積，使得訂單難以

控管，常常在出貨時間快到的時候才在現場追趕訂單，造成工作現場大亂，影響了原本的生產計劃，最後情況不斷的惡化，工廠只能不停的趕工急單。

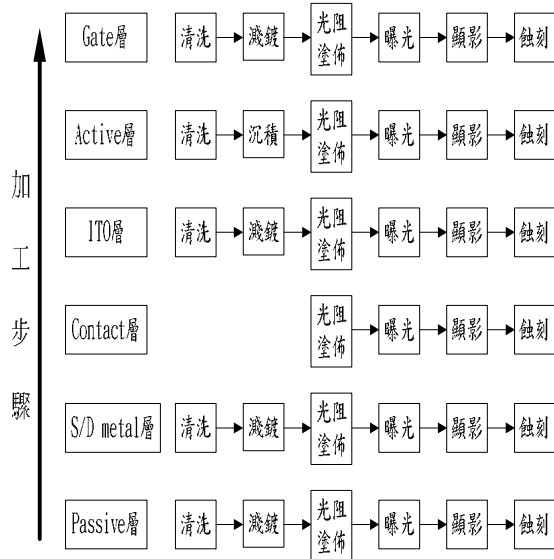


圖 1 Array 製程

2.2 瓶頸迴流作業之限制驅導式排程探討

限制驅導式現場排程與管理技術 (Drum-Buffer-Rope, DBR) 是由高德拉特博士 (Dr. E. M. Goldratt) 於1986年所提出的一套建立在限制理論 (Theory of Constraints, TOC) 的生產排程方法 [8]。它是一套針對瓶頸站 (bottleneck) 也就是受限產能 (Capacity Constrains Resource, CCR)，所設計瓶頸生產排程的計劃，再加一緩衝 (Buffer) 來保護瓶頸免於挨餓，也利用 Drum 與緩衝來導出投料節奏 (Rope)，使得投料節奏與生產節奏能夠同步，而 Drum、Buffer 與 Rope 即為 DBR 的核心機制。

Wu 等 [11] 也對 DBR 的架構提出一套健全的 DBR 管理系統。然而在瓶頸作業有迴流 (Reentry) 的生產環境，即一張訂單在瓶頸會有兩次以上的加工作業，如圖 2(a)[2] 所示，在設計限制驅導節奏及推平廢墟時，會因為訂單在瓶頸前後迴流作業的相依性，使得其困難增加。而訂單在瓶頸迴流作業時，瓶頸作業與瓶頸作業間的緩衝時間，稱為間隔緩衝，如圖 2(b)。

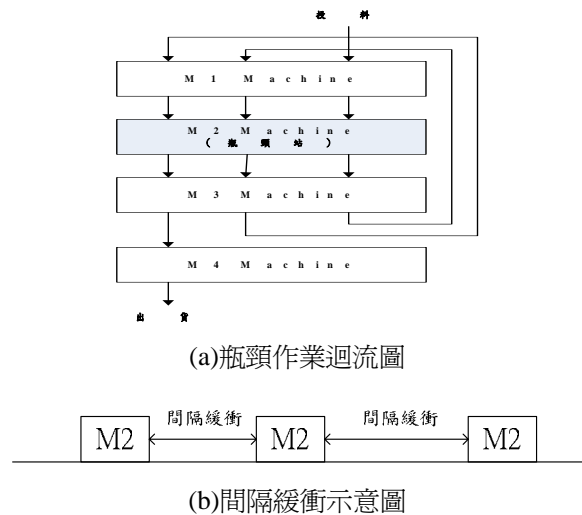


圖 2 瓶頸作業迴流特性

造成這樣的原因，主要是因為在瓶頸作業有迴流的製程中，有下列特性 [3]：

- (1) 製程間的相依性。
- (2) 作業間隔時間必須大於或等於間隔緩衝時間。

針對作業間隔不可小於間隔緩衝的需求，Goldratt [9] 提出了間隔棍 (Batch Rod) 的觀念，間隔棍為不可壓縮的棍子，長度即為前後兩瓶頸迴流作業的間隔緩衝，以確保前後兩瓶頸迴流作業間的作業間隔不可小於間隔棍。蔡佳蓉 [4] 依據限制驅導式現場排程與管理技術 (DBR) 及限制理論 (TOC) 專案管理的觀念，提出一套適用於瓶頸迴流生產型態的瓶頸生產節奏推平與合理化方法，可有效解決訂單交期延誤問題。葉美伶 [3] 應用集體緩衝之觀念提出一套有效的瓶頸迴流環境瓶頸生產節奏的設計方法。

3. 面板 Array 廠之 DBR 機制架構

Wu [11] 提到一個健全的 DBR 機制應該包含三大區塊，分別是限制驅導式現場排程 (計劃)、現場派工 (執行) 與緩衝管理 (考核)。而現今 TFT-LCD 各廠都已經導入製造執行系統 (MES)，各廠人員將排程結果透過 MES 來與現場進行聯繫，而現場的狀況也透過 MES 來進行回饋，使系統可以透過重排來更新排程與控制。因此本研究所完成面板 Array 廠之 DBR 機制架構，包含排程模組、派工模組與控制模組三部份，其次並包含與 MES 的介面。如

圖 3 所示。

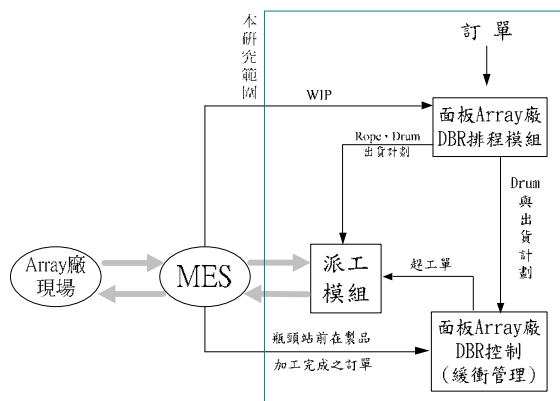


圖 3 面板 Array 廠之 DBR 機制架構

3.1 面板 Array 廠的 DBR 排程

DBR 排程架構應包含限制驅導節奏、投料節奏與緩衝管理等三部份。在面板 Array 廠的 DBR 排程，首先先確認瓶頸站，為黃光區的顯影機台，並根據 Wu[12]所提出的瓶頸迴流環境生產節奏的設計方法進行修改，讓 Wu 所提出的演算法可適用於瓶頸機台為多機台的情形，在步驟 2 必須從多台瓶頸機台選出一台最早可開始加工時間之瓶頸機台及在步驟 6 更新該機台可開始加工時間，並且導入面板 Array 製程上，以解決其瓶頸生產節奏設計的問題。最後結合新單、舊單及 MES 所回饋的 CCR 前尚未加工完的在製品數進行系統的重排，設計出訂單與在製品在瓶頸的生產順序，稱為限制驅導節奏(Drum)。系統必須每天固定時間進行重排，或是接到新單後再進行重排程的工作。而本研究只針對每一個 Cassette 來進行排程的探討，暫不考慮分批的問題。

在投料計劃方面，以訂單第一次可開始加工時間減去 CCR 緩衝即可求出訂單的投料計劃(Rope)。而最後一次瓶頸加工結束時間加上出貨緩衝即可求出訂單的出貨計劃(shipping schedule)。最後系統再將所求得的 Drum、Rope 與出貨計劃的資訊經由派工模組傳遞給 MES，並將 Drum 與出貨計劃傳遞給控制模組，讓 MES 所回饋的資料可以進行控管。

3.2 面板 Array 廠的派工

面板 Array 廠的派工，主要目的是執行排程所

求出的 Drum、Rope 及緩衝管理，透過各機台來執行，分別如下：

(1) 瓶頸站(CCR Station)

面板 Array 廠的瓶頸站為黃光區的顯影機台，其決定了整間工廠的有效產出，因此瓶頸站必須執行 Drum 所設計的生產品節加工，否則整廠的有效產出將會受到影響。

Drum 經由派工模組透過 MES 讓現場可以按照 Drum 的次序加工，但是若有訂單延誤時，則選擇到達瓶頸機台前的在製品在 Drum 最早可開始加工的訂單進行加工，而現場也透過 MES 回饋在製品數，讓訂單再重排時能有即時資料。

(2) 非瓶頸站(Non-CCR Station)

非瓶頸站根據 MES 所回饋給控制模組的在製品資訊，在正常情況時，控制模組不干預派工模組，讓非瓶頸機台採先進先出法則進行加工，否則控制模組將發出趕工資訊給派工模組，派工模組將對趕工單進行優先指派。

(3) 投料站(Gateway station)

Rope 經由派工模組，傳遞資訊給 MES 系統，使投料站在原物料備妥後，根據 Rope 的投料順序及時間點進行投料，而且不能因為機台閒置而進行不必要的投料。

3.3 面板 Array 廠的控制

控制模組根據 Goldratt [7]所提出的緩衝管理觀念(Buffer management, BM)，將 Drum 的資料與 MES 所回饋的 CCR 前在製品資訊，來判斷訂單是否該進行趕工。當訂單的情況如下所示時，趕工模組將發出趕工資訊，來改變非瓶頸站的指派順序，將趕工單優先趕工，使該單可以在緩衝時間內到達瓶頸站進行加工或順利出貨。

(1) CCR 緩衝: CCR 緩衝又可分為第一次瓶頸加工，即 CCR 緩衝，與迴流時的緩衝大小，即間隔緩衝。當剩餘可加工時間小於 CCR 緩衝 1/3 時，或是剩餘可加工時間小於間隔緩衝 1/3 時，趕工資訊就會發出。

(2) 出貨緩衝：當最後一次 CCR 加工後，剩餘的可加工時間小於出貨緩衝 1/3 時，趕工資訊就會發出。

4. 雛型系統開發

本研究採用 eM-Plant 軟體所提供的 SimTalk 來撰寫排程、派工、控制三大模組，簡稱為 A-DBRMS(Array DBR management system)，而三大模組包含 Drum 的設計，投料節奏，出貨計劃，推平廢墟及緩衝管理的模組，如圖 3 所示。本研究系統架構如圖 4 所示。

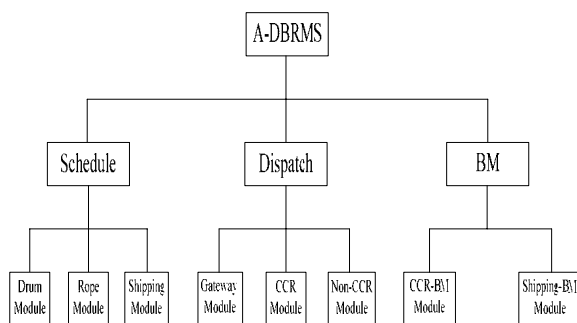


圖 3 模組架構

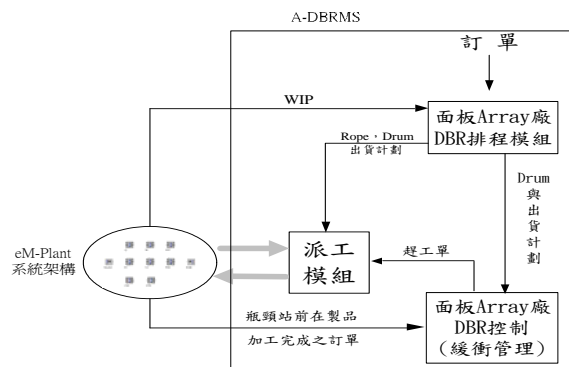


圖 4 系統架構

5. 系統測試

本文生產環境是建構在列陣廠製程上，主要的模式是採用簡[5]所採用的生產型態，再根據第三章所提出的面板 Array 廠之 DBR 機制架構，使用的模擬軟體為 eM-Plant 軟體。在測試系統中瓶頸機台為兩台，產品種類分為 LCD14 及 LCD15 兩種產品。

系統中最小加工單位為 Cassette，每一個 Cassette 有 20 片玻璃基板。每一個機台在同一個時間只能加工一個物件。而且不考慮產品等級問題與

報廢問題，視產出為相同等級之產品。也不考慮機台換線時間(Setup time)與設備維修時間。並忽略工件運輸時間(transportation time)。

5.1 參數設定

在實驗系統中，工作站的機台名稱及機台數如表 1 所示。產品的種類、加工途程及加工時間如表 2 所示。

表 1 各工作站機台數

工作站	機台數	備註
CL (Cleaner)	3	非瓶頸機台
EX(Exposure)	3	非瓶頸機台
SP(sputtering)	3	非瓶頸機台
CO (Courtting)	3	非瓶頸機台
CVD(Chemical Vapor Deposition)	2	瓶頸機台
RSS(Stripper)	2	非瓶頸機台
RST(Stripper)	1	非瓶頸機台
OTH (Etching)	9	非瓶頸機台

表 2 產品加工途程及加工時間

LCD14 加工途程	加工時間 (Min)	LCD15 加工途程	加工時間 (Min)
CL	20.8	CL	20.8
SP	26	SP	34.8
CO	34	CO	34
Ex	26.68	Ex	27.68
OTH	30.8	OTH	57.6
RST	24	RSS	22.8
CL	20.8	CL	20.8
CVD	28	CVD	28
CL	20.8	CL	20.8
CVD	38	CVD	38
CO	34	CO	34
Ex	28	Ex	34
OTH	24	OTH	24
RST	24	RST	24
CL	20.8	CL	20.8
CVD	26.68	CVD	26.68
CL	20.8	CL	20.8
SP	42	SP	42
CO	34	CO	34
Ex	34.28	Ex	34
OTH	57.2	OTH	57.2
RSS	22.8	RSS	22.8
CL	20.8	CL	20.8
CVD	26.68	CVD	26.68
CO	34	CO	34
Ex	34.28	Ex	34
OTH	24	OTH	24
RSS	22.8	RSS	22.8
CL	20.8	CL	20.8
SP	49.6	SP	49.6
CO	34	CO	34
Ex	32.8	Ex	32.8
OTH	28.8	OTH	28.8
RSS	22.8	RSS	22.8
CL	20.8	CL	20.8
OTH	284	OTH	284

5.2 系統驗證

本研究在暫態為一個月的情況下，截取 2004/03/4 0:00 的重排時間點觀察瓶頸機台一 Drum、2004/03/3 22:55 時機台 RSS 的加工次序與 2004/03/4 0:20 時機台 RSS 的加工次序來進行驗證。

5.3 2003/03/1 0:00 瓶頸機台一的 Drum

在接到新訂單編號 36 時，系統將進行重排，其部份結果如圖 4 所示，本研究運用以 DBR 的觀念導入面板 Array 廠，針對瓶頸站做排程，簡化了傳統生產排程的複雜性。

string	integer 1	integer 2	integer 3	integer 4	datetime 5	datetime 6
1	訂單編號	CA編號	產品種類	可排週製邊數	開始加工時間	結束時間
1	33	1512	14	2	2004/03/04 00:35:28	2004/03/04 01:13:28
2	33	1514	14	2	2004/03/04 01:13:28	2004/03/04 01:51:28
3	31	1401	15	4	2004/03/04 01:51:28	2004/03/04 02:18:10
4	33	1517	14	2	2004/03/04 02:18:10	2004/03/04 02:56:10
5	33	1519	14	2	2004/03/04 02:56:10	2004/03/04 03:34:10
6	33	1520	14	2	2004/03/04 03:34:10	2004/03/04 04:12:10
7	33	1522	14	2	2004/03/04 04:12:10	2004/03/04 04:50:10
8	31	1403	15	4	2004/03/04 04:50:10	2004/03/04 05:16:52
9	33	1525	14	2	2004/03/04 05:16:52	2004/03/04 05:54:52
10	33	1527	14	2	2004/03/04 05:54:52	2004/03/04 06:32:52
11	33	1529	14	2	2004/03/04 06:32:52	2004/03/04 07:10:52
12	33	1530	14	2	2004/03/04 07:10:52	2004/03/04 07:48:52
13	31	1405	15	4	2004/03/04 07:48:52	2004/03/04 08:15:34
14	31	1407	15	4	2004/03/04 08:15:34	2004/03/04 08:42:16
15	31	1409	15	4	2004/03/04 08:42:16	2004/03/04 09:08:58

圖 4 2003/03/4 0:00 瓶頸機台一的 Drum

5.4 2004/03/3 22:55 時 RSS 機台的加工次序

系統中的非瓶頸機台加工順序按照先進先出的指派法則進行加工，如圖 5 所示。在圖 5 中，Ca 編號是按照到達進行排序，如圖 5 第五欄位所示。而在圖 5 中因為目前各 Cassette 都還未進入趕工區，因此按照先進先出的法則進行加工，如圖 5 第六欄位所示。

string	integer 1	integer 2	integer 3	integer 4	datetime 5	datetime 6
機台	訂單編號	CA編號	週製次數	到達時間	開始加工	
4949	R55	31	1417	4	2004/03/03 21:49:28	2004/03/03 22:02:1
4950	R55	31	1418	4	2004/03/03 21:57:52	2004/03/03 22:13:5
4951	R55	31	1419	4	2004/03/03 22:01:16	2004/03/03 22:36:4
4952	R55	31	1420	4	2004/03/03 22:06:52	2004/03/03 22:47:5
4953	R55	30	1393	5	2004/03/03 22:18:16	2004/03/03 22:25:0
4954	R55	31	1421	4	2004/03/03 22:25:28	
4955	R55	31	1422	4	2004/03/03 22:25:52	
4956	R55	31	1423	4	2004/03/03 22:26:16	
4957	R55	31	1424	4	2004/03/03 22:37:40	
4958	R55	30	1394	5	2004/03/03 22:54:16	

圖 5 2004/03/3 22:55 時機台 RSS 的加工次序

5.5 2004/03/4 0:19 時 RSS 機台的加工次序

圖 6 為 2004/03/4 0:15 時 RSS 機台的趕工單的情形，由此可以發現，CA 編號 1396 它的剩餘緩衝時間已經小於 1/3 的出貨緩衝時間，因此趕工模組將對該單發出趕工資訊，讓 RSS 機台優先加工該單，如圖 7 所示。圖 7 可以看出系統在 2004/03/4 0:19 時 RSS 機台根據趕工資訊針對 CA 編號 1396 進行優先加工，來達到有效的控制。

string	integer 1	integer 2	integer 3	integer 4	datetime 5	time 6	time 7
機台	訂單編號	CA編號	週製次數	到達時間	剩餘緩衝	緩衝區大小	
1	R55	30	1396	5	2004/03/04 00:10:10	7:20:48.0000	31:00:00.0000

圖 6 2004/03/4 0:15 時 RSS 機台的趕工單

string	integer 1	integer 2	integer 3	integer 4	datetime 5	datetime 6
機台	訂單編號	CA編號	週製次數	到達時間	開始加工	
4956	R55	31	1423	4	2004/03/03 22:26:16.00	2004/03/03 23:33:28.0000
4957	R55	31	1424	4	2004/03/03 22:37:40.00	2004/03/03 23:56:16.0000
4958	R55	30	1394	5	2004/03/03 22:54:16.00	2004/03/03 22:59:28.0000
4959	R55	31	1425	4	2004/03/03 22:55:04.00	2004/03/04 00:07:52.0000
4960	R55	31	1426	4	2004/03/03 22:58:28.00	2004/03/04 00:30:40.0000
4961	R55	31	1427	4	2004/03/03 23:04:04.00	2004/03/04 00:41:52.0000
4962	R55	31	1428	4	2004/03/03 23:15:28.00	
4963	R55	30	1395	5	2004/03/03 23:36:04.00	2004/03/03 23:45:04.0000
4964	R55	30	1396	5	2004/03/04 00:10:25.00	2004/03/04 00:19:04.0000
4965	R55	30	1397	5	2004/03/04 00:44:25.00	
4966						
4967						

圖 7 2004/03/4 0:19 時 RSS 機台的加工次序

6. 結論

在本研究中，將 DBR 機制導入一簡易的面板 Array 廠，提供了瓶頸機台的生產加工次序，即 Drum，簡化了在 Array 廠的生產排程規劃，又能充分的利用系統中的瓶頸機台，瓶頸只要照 Drum 所設計出來的生產次序加工即可。

在投料節奏部分，投料站按照 Rope 進行投料，可避免投錯料的情形發生，並且讓訂單的投料時間點有參考的依據，不會造成該投料未投料或不該投料時而投料的情況發生。在控制方面，系統對訂單進行監控，來避免訂單延誤的情形發生。由此驗證 DBR 技術在面板 Array 廠應用之可行性。

誌謝

本研究承蒙行政院國家科學委員會計畫編號 NSC 94-2213-E-216-011-之支持與經費補助，謹此誌謝。

參考文獻

1. 吳鴻輝、林則孟、吳凱文，「限制驅導管理系統於半導體封裝廠之應用」，*工業工程學刊*，第十六卷，第一期，第 13-37 頁（1999）。
2. 吳鴻輝與李榮貴，「限制驅導式現場排程與管理技術」，*全華科技圖書*（2001）。
3. 葉美伶，「應用集體緩衝於瓶頸迴流生產型態之限制驅導式主生產排程方法」，*中華大學科技管理研究所碩士論文*（2004）。
4. 蔡佳蓉，「瓶頸迴流的限制驅導節奏之設計方法研究」，*中華大學工業工程與管理研究所碩士論文*（2001）。
5. 簡秀安，「TFT-LCD 產業陣列製程投料機制之建構與績效分析」，*東海大學工業工程與經營資訊研究所碩士論文*（2004）。
6. Blackstone, J. H., L. R. Gardiner, and S. C. Gardiner, "A Framework for the Systemic Control of Organizations," *International Journal of Production Research*, **35**, 597-609 (1997).
7. Goldratt, E.M., *Critical Chain*, NY: North River Press (1997).
8. Goldratt, E.M., *The Goal, 2nd revised edition*, NY: North River Press (1986).
9. Goldratt, E.M., *The Haystack Syndrome*, North River Press, Croton-on-Hudson, New York(1990).
10. Shoemaker, L.J., "It's a Jungle Out There-So Listen to the DRUM Beat!," *1995 APICS Constraints Management Symposium and Technical Exhibit*, Phoenix, AZ, USA, pp. 119-139 (1995).
11. Wu, H.H., C.J. Lee and C.J. Yang, "A robust DBR management system" *the Proceedings of 2005 IEEE Conference on Service Operations and Logistics, and Informatics*, Tsinghua University, Beijing, China, August 10 to 12,

pp.230-235 (2005).

12. Wu, H.H. and M.L. Yea, "A DBR scheduling method for manufacturing environments with bottleneck reentrant flows", accepted by *International Journal of Production Research*(2005).

A Drum-Buffer-Rope System for TFT-LCD's Array Manufacture

Horn-Huei Wu¹ Cheng-Jen Lee²

¹ Technology Management, Chung Hua University (No.707, Sec.2, WuFu Rd.,Hsinchu, Taiwan 300)

² Technology Management, Chung Hua University (No.707, Sec.2, WuFu Rd.,Hsinchu, Taiwan 300)

m09303037@chu.edu.tw

ABSTRACT

The main manufacturing processes of TFT-LCD consists of Array process, Cell process and Module process. In Array manufacturing, the equipment is expensive and the process is complex for bottleneck reentrant flows. The problem confronted by Array plant are the cycle time reduction plan and the throughput of improvement.

The DBR management system in this paper is therefore proposed to improve the cycle time and throughput of an Array plant. The DBR management system (A-DBRMS) is first proposed and the modules are described detailed. A prototype is designed to demonstrate the feasibility of the proposed system. An eM-Plant simulation model is final utilized to test the function provided by this prototype.

Keywords: TFT-LCD 、 Array Manufacture 、 Bottleneck reentrant flows 、 Drum-Buffer-Rope.

限制驅導式管理系統(DBR)於 TFT-LCD 組立廠之應用

吳鴻輝

楊淳正

hhwu@chu.edu.tw

m09303018@chu.edu.tw

中華大學科技管理研究所

摘要

近幾年來，薄膜液晶顯示器(Thin Film Transistor Liquid Crystal Display；TFT-LCD)普遍的被應用在顯像產品上，使得在市場的需求量上不斷成長，成為台灣現今光電產業中發展的重心。TFT-LCD 產業是由三大製程所組成的：前段列陣製程(Array)、中段面板組立(Cell)與後段模組製程(Module)。在組立廠製程中，是將前段 Array 製程完成的薄膜電晶體陣列基板與自製或外購之彩色濾光片(Color Filter；CF)進行組合、切割及液晶注入等製程而成為液晶面板。隨著面板尺寸的不同，會有換線之問題存在，且此一製程製造時間大約需要 3~5 天，平均大約是 4 天，故在管理問題上包含：(1)如何降低 Cell 廠的製造時間與不穩定度，(2)如何提升 Cell 廠的有效產出。

由於組立廠的生產模式屬於 Y 型製程，TFT 陣列基板與彩色濾光片需同時存在才能進行組裝，否則將無法完成 LCD 面板。因此本研究將以限制驅導式管理系統(Drum-Buffer-Rope；DBR)來解決組立(Cell)製程生產的排程問題，首先說明如何設計瓶頸排程(Drum)，其次說明組立廠之 DBR 應用架構，最後以 eM-Plant 開發一套離型系統與模擬環境，來驗證與說明這套技術在組立廠應用之可行性。

關鍵字：薄膜液晶顯示器、組立(Cell)製程、限制驅導式管理系統。

主題：生產與作業管理

壹、序論

由於在產品的特色方面，TFT-LCD 薄膜液晶顯示器的體積較於傳統陰極映像管顯示器更加的輕巧、方便攜帶且能夠大大的減少空間的浪費，最重要的是傳統映像管顯示器所存在的電磁輻射問題已大幅的被減低，使得 TFT-LCD 成為往後光電產業中具有競爭優勢的產品。目前全球市場對於 TFT-LCD 的需求與日巨增，根據 DisplaySearch 所做的統計與預估，2003~2008 年 TFT 面板的年需求複合成長率達 24.4%，因此各個 TFT-LCD 製造廠商皆努力投資各世代廠以搶佔市場需求（許家豪，2004）。TFT-LCD 廠除了研發新世代的產品、製程技術或投資新產能外，更應具備有效的快速回應(Quick Response)產業景氣的製造管理能力，例如更高單位產出或獲利、更準確且短的製造時間與更低的存貨水準等。

不論其生產尺寸的大小為何，TFT-LCD 製造過程皆分為三大主要製程：前段列陣(Array)製程、中段液晶面板(Cell)製程和後段模組(Module)製程。每一製程是以一座廠為單位在獨立運作，而各廠有其獨特的管理特性。就 Array 廠而言，在於機器設備的昂貴、製程複雜且具迴流特性，導致製造時間長且不穩定，約 5.7~8.6 天，平均約 7.2 天。而 Module 廠除了需依客戶需求進行組裝外，尚存在著指定物料與指定供應商的問題，然而此製程時間很短，約 8 個小時。至於 Cell 廠，由於具備了兩大製程(Array 與 CF)產物進行組合的特性，且製造時間約需要 3~5 天，平均約 4 天，所以在 Cell 前段製程需考慮兩物料的製程速度是否能達到同步，否則僅單一物料製程速度快可能會導致該物料屯積於組裝站前暫存區而無法進行組裝作業，如此一來將可能造成製造流程時間的增加，使得訂單延誤交期。

故本研究針對組立(Cell)製程來做進一步的探討，將面臨下列兩項管理問題：(1)如何降低組立(Cell)製程製造時間與完成時間的不穩定度；(2)如何提升組立(Cell)製程的有效產出。由於近幾年來，限制驅導式現場排程與管理技術已經在許多產業上被運用的相當成功（吳鴻輝、林則孟等，1999；吳鴻輝、吳滄浩，2003；林明華、張維新等，2001），因此本研究將應用限制驅導式管理系統(DBR)來解決組立(Cell)製程生產的排程問題。首先說明如何設計瓶頸排程

(Drum)，其次說明組立廠之DBR應用架構，最後以eM-Plant開發一套雛型系統與模擬環境，來驗證與說明這套技術在組立廠應用之可行性。

貳、文獻探討

一、TFT-LCD 製造程序之簡介

TFT-LCD的製造程序包含三大製程，分別為前段列陣(Array)製程、中段面板組立(Cell)製程及後段模組組裝(Module)製程，其製造流程是將Array工程的TFT基板與CF工程的彩色濾光片基板進行組合，並在兩者間灌入液晶，接著再與驅動電路與背光板等組裝完成TFT-LCD，而三大製程間的關聯性如圖1所示，並整理李、林及彭等人對各製之敘述（李俊昇，2003；林毓淳，2004；彭俊昌，2005）：

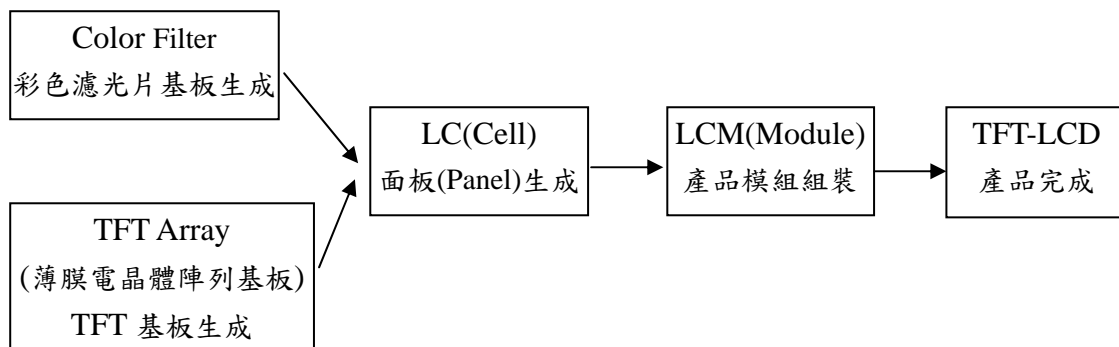


圖 1：TFT-LCD 製程關聯圖

(一) TFT Array 製程：

列陣(Array)製程與半導體製程極為相似，首先須對玻璃基板做清洗動作，接著以成膜工程（thin film process）來製作薄膜電晶體以及透明電極層，然後再反覆5-7次經由光阻塗佈、曝光、顯影、蝕刻及光阻剝離等程序，即可產生所須要之線路與元件，完成TFT基板。

(二) LC Cell Assembly 製程：

將前段列陣(Array) TFT陣列基板與自製或外購的彩色濾光片基板塗佈上配向膜，並且進行配向工程(摩擦定向)。接著塗上框膠（Seal）於TFT陣列基板四週，並在基板上散佈5~10 μ m大小之間隔物（spacer）作為支撐點，完成後將TFT陣列基板與彩色濾光片基板組合，塗上框膠封合形成空的cell，再注入液晶；然而在液晶注入工程有兩種不同的製作次序，一為先針對空的cell依最終顯示器產品所須尺寸大小裁切斷裂片，經檢查後再將液晶以真空方式注入兩基板之間並加以封合；二為先加工液晶注入工程，封合後再依最終顯示器產品所須尺寸大小進行裁切斷片工程。最後在其外層貼附偏光板並進行檢查，即完成LCD面板。

(三) LC Module Assembly 製程：

將Cell段製程完成的LCD面板與驅動IC、印刷電路板（PC Board；PCB）連接，並與背光源（backlight module）、框架（frame）...等進行組裝，再經由產品最終檢驗測試，即完成薄膜電晶體液晶顯示器(TFT-LCD)。

二、組立廠加工步驟說明

在面板組立廠中，其加工步驟是由許多平行工作站所組成，且呈現流線型生產模式；若依工作站加工特性來區分的話，則可分為前段序列工作站、中段批量工作站與後段序列工作站。序列工作站是指該站機台一次僅能加工一個工件，而批量工作站則是指該站機台一次可加工一群工件，即該群工件的開始加工時間與結束時是一樣的。然而在面板組立製程中，前段序列製程包含一次切割研磨、配向膜塗佈、配向處理及基板組合，而中段批量製程包含高溫壓合、真空回火、液晶注入及封口等，至於後段序列製程則包含二次切割裂

片、磨邊貼附(偏光板)及檢查等。下列將依序對Cell各製程做詳細的說明。液晶面板組立製程如圖2所示：

(一) 一次切割研磨(1st Scribe & Grinding)

將大尺寸的CF與Array TFT基板切割為欲生產之尺寸，然後進行基板研磨，使切割裂片後的玻璃截面平滑，以避免尖銳面傷害後製程設備；接著洗淨玻璃基板，去除表面上之玻璃粉屑。

(二) 配向膜塗佈(PI Printing)

首先將玻璃基板洗淨，以助於膜能均勻地附著在基板上；接著在CF與TFT基板上塗一層配向膜，以提供液晶分子在面板內所需的配向及預傾角基材(如印刷機原理)；最後進行烤乾硬化，方便配向製程，使基板在灌入液晶時液晶分子能依所規定的角度排列。

(三) 配向處理(Rubbing)

用滾筒的方式將塗佈後的CF與TFT基板表面上研磨出供液晶定向之溝紋，使灌入液晶時液晶分子能依照特定角度整齊排列於基板間。

(四) 間隔劑散佈(Spacer)

將間隔劑均勻地灑在TFT基板上，作為彩色濾光片與TFT基板間隙的支撐，使液晶灌入後面板中間不會呈現塌陷。然而有些彩色濾光片在購入時已有間隔劑，故TFT陣列基板不需要有這道製程。

(五) 框膠塗佈(Seal)

塗極細的框膠於彩色濾光片的四周，便於彩色濾光片與TFT基板在組立階段時能貼合，以隔絕外部的水和空氣，且防止注入液晶時有漏出之現象發生。

(六) 基板組合(Cell Assembly)

在TFT基板四周打上UV膠，並將兩片基板進行貼合，並利用基板上之精準對位組合避免上下兩片基板位置偏移。

(七) 高溫壓合(Hot Press)

硬化基板間之框膠，使彩色濾光片與TFT基板密合，並且做為日後防止外物侵入液晶的界面。

(八) 真空回火(Vacuum Annealing)

利用高溫真空下，將基板之間的空氣、水氣抽光，以利液晶灌入。液晶注入(LC Injection)，透過真空原理自動吸入液晶分子於面板間，藉由毛細現象讓面板自行充滿液晶分子，如此一來即完成液晶注入製程。

(九) 封口(End Seal)

注入液晶後在面板開口處以UV膠進行封口，以防止液晶外漏。

(十) 二次切割裂片(2nd Scribe)

將已灌入液晶之TFT-LCD切割至所需尺寸，並把要貼附驅動IC(主要功能是輸出需要的電壓至像素，以控制液晶分子的扭轉程度)的電極外露。

(十一) 磨邊貼附(Grinding & Lamination)

平坦化切割裂片後的玻璃截面，以避免後製程設備受到工件尖銳的截面傷害，並將相差九十度的偏光片貼在LCD面板的上下兩面。

(十二) 檢查(Test)

檢查已完成的LCD面板是否有不良品。

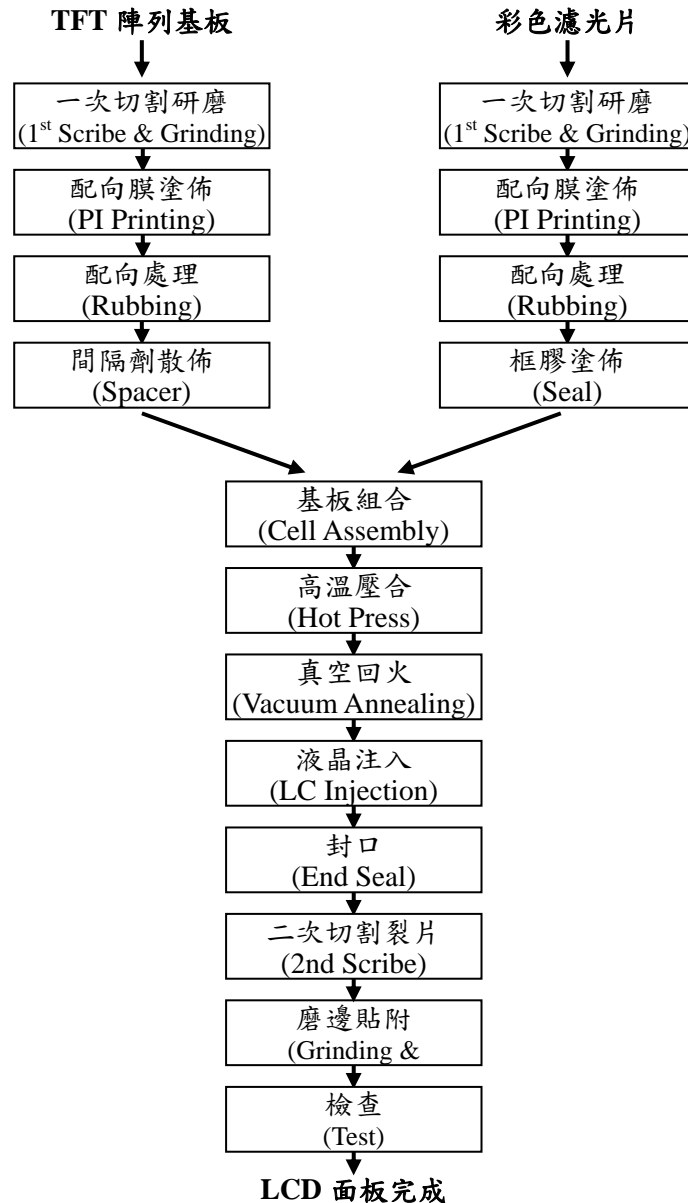


圖 2：液晶面板組立製程圖

三、組立廠機台加工特性

本文藉由整理李、林及彭等人對面板組立製程之加工特性（李俊昇，2003；林毓淳，2004；彭俊昌，2005），且透過與業界人士的訪談後，將組立製程之加工特性整理如下所述：

- (一) Cell 前段製程呈現兩流線型的生產環境，分別對彩色濾光片與 TFT 基板進行加工作業，而到了基板組合站時必須同時存此兩種物料才能加工此作業，否則將無法順利進行。
- (二) 某些工作站與工作站之間存在著等候時間的限制，例如：面板在真空回火站加工完畢後至液晶注入站之間，必須在一定時間內完成加工作業，否則面板將面臨報廢。
- (三) 組立廠中之機台加工情形包含了序列式與批量式，因此會有不同類型的排程問題。例如：高溫壓合、真空回火、液晶注入、封口等製程皆屬於批量式機台(Batch Machine)，若無法發展出適合的集批策略，將可能造成系統績效的降低。
- (四) 各批量機台可加工的最大批量單位不同，例如：高溫壓合機台一次最多可同時加工 3 個 Cassette(Cell 廠中裝置 Panel 的容器)，而每個 Cassette 可裝載 24 片面板；真空回火機台一次最多可同時加工 16 個 Cassette。然而不論機台滿載或非滿載時皆可以進行加

工，且加工時間相同。

本研究不探討批量機台集批之問題，僅應用限制驅導式管理系統(DBR)來解決組立(Cell)廠製程生產的排程問題，以降低組立(Cell)製程製造時間與完成時間的不穩定度及提升有效產出。

四、限制驅導式排程探討

限制驅導式現場排程與管理技術(Drum-Buffer-Rope, DBR)是於 1986 年由高德拉特博士 (Dr. E. M. Goldratt) 所提出的一套建立在限制理論(Theory of Constraints, TOC)的生產排程方法 (Goldratt, 1986)。它是一套針對瓶頸站 (bottleneck) 也就是受限產能 (Capacity Constrains Resource, CCR) 所設計瓶頸生產排程的計劃，加上緩衝(Buffer)來保護瓶頸免於挨餓，並利用 Drum 與緩衝推導出投料節奏(Rope)，使得投料節奏與生產節奏能夠同步，然而 Drum、Buffer 與 Rope 即為 DBR 的核心機制。雖然 Goldratt 所提出的 DBR 架構，能導引現場發揮充份利用與全力配合之效果，但是在 Drum 設計的方法與非瓶頸機台全力配合 Drum 的派工法則上，尚不足以滿足實務之需求，只能適用在簡單的瓶頸機台環境上，例如沒有迴流、沒有批量且只有少數機台(如 5 台等) (Atwater and Chakravorty, 2002; Schragenheim and Ronen, 1990)。其次在非瓶頸機台全力配合 Drum 的派工法則上，Guide 提出只要依 FIFO 或 EDD 等簡單派工法則，即可滿足全力配合瓶頸的需求 (Guide, 1997)。但是文中忽略了不同特性機台的需求，例如批量機台或多機台站，是必須考量一些技術條件，因此對這些有特殊屬性的機台而言，FIFO 或 EDD 等法則太過於粗糙，然而在文獻上並未有相關研究之發表。故現有 DBR 方法並不足以滿足 Cell 廠所面臨之現場管理需求，因此本研究將依此需求，設計在 DBR 架構下可用之排程與派工模式。

參、面板 Cell 廠之 DBR 機制架構

根據上列所述 Cell 廠之現場管理問題對 DBR 方法之需求，並透過 MES(Manufacturing Execution System)來與現場進行聯繫，而現場的狀況也透過 MES 來進行回饋，使系統可以透過重排來更新排程與控制，而本研究架構如圖 3 所示，分為充份利用瓶頸模式與非瓶頸機台全力配合瓶頸派工模式兩大模式，其中充份利用瓶頸模式包含了瓶頸機台配置子模式與現場排程子模式，而非瓶頸機台全力配合瓶頸派工模式則包含非瓶頸機台配置子模式與現場派工子模式。詳細說明如下：

一、瓶頸機台配置子模式：

根據瓶頸機台(Cell 廠為配向膜塗佈站)之特性，動態配置各產品合理之機台數，目的是要減少換線以增加瓶頸機台的產出及縮短生產時間。

二、現場排程子模式：

詳細設計瓶頸機台的生產排程及投料計畫。在設計時必須考量機台配置的要求及多機台之特性。目的是要在瓶頸機台配置下，進一步減少瓶頸換線及縮短生產時間(透過排程以減少等候時間)。

三、非瓶頸機台配置子模式：

根據各產品在瓶頸機台所配置之機台數，動態配置非瓶頸機台各產品合理之機台數，目的是要保護瓶頸機台不斷料、縮短生產時間且控制換線次數以避免成為瓶頸機台。

四、現場派工子模式：

由於在 DBR 架構下，瓶頸機台是依計畫派工，因此本派工模式主要是針對不同特性的非瓶頸機台的派工需求而設計。其次本研究又將非瓶頸機台分為多機台與併量機台(如真空回火站等)兩類，分別設計其現場派工基本模式。然後再考量各工作站之特性(如等候時間限制等)予以各別修正。

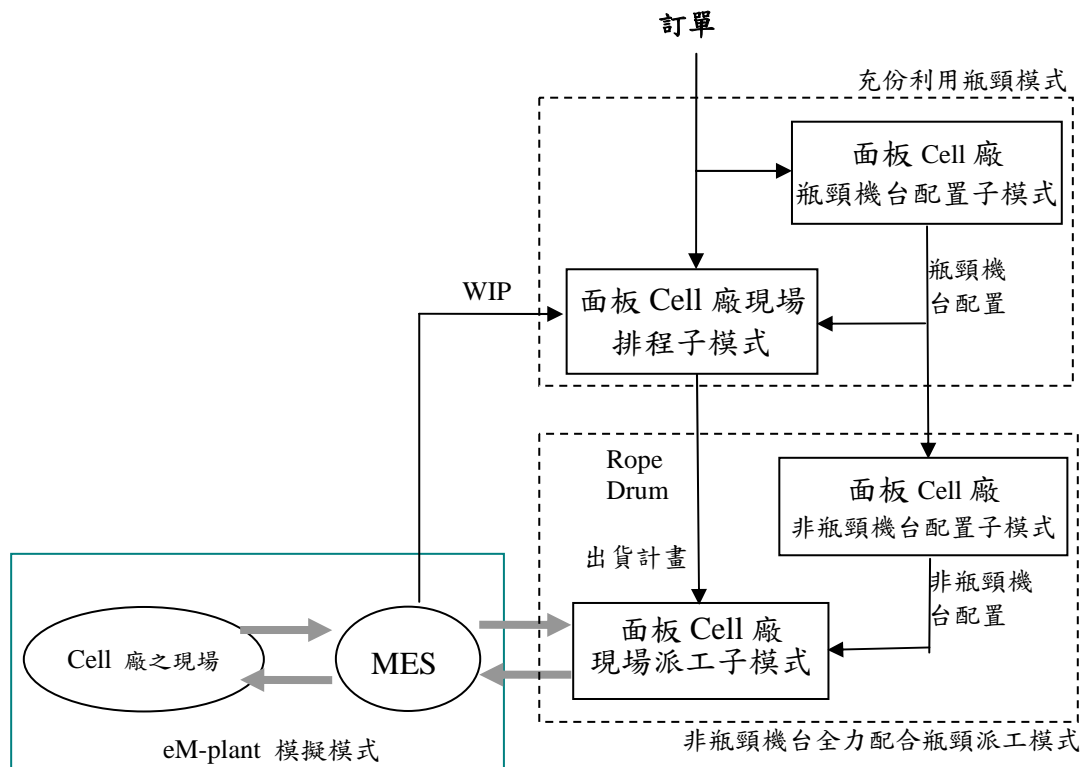


圖 3：研究架構圖

肆、模擬系統之架構

一、現場排程子模式

就 DBR 排程架構而言應包含限制驅導節奏(Drum)、投料節奏(Rope)與出貨計劃三大部份。在面板 Cell 廠的 DBR 排程的步驟方面，首先先確認 Cell 廠的瓶頸工作站，由於配向膜塗佈站為系統中換線時間最長者，可換線次數最少，故成為 Cell 系統中之瓶頸，並依據 Wu 所提出 DBR 機制加以修改以應用於面板 Cell 廠生產節奏的設計，讓 Wu 所提出的演算法能適用於瓶頸機台為多機台的情形 (Wu, et, al, 2005)。在投料計劃方面，以 Drum 所排定之訂單開始加工時間減去受限產能緩衝(CCR-Buffer)即可推導出訂單的投料計劃 (Rope)，且由訂單結束加工時間加上出貨緩衝(Shipping-Buffer)即可推導出訂單的出貨計劃 (shipping schedule)。最後系統再將所求得的 Drum、Rope 與出貨計劃所得到的資訊經由派工模組傳遞給 MES，並將 Drum 與出貨計劃傳遞給控制模組，讓 MES 所回饋的資料可以進行現場作業的控管。

二、瓶頸機台配置子模式

對於 Cell 廠的現場管理問題而言，是在 TFT 基板與彩色濾光片進行組立時，此兩種物料皆必須成套到齊才能進行基板組立工程。由於在組立工程前 TFT 基板與彩色濾光片，都必須經過配向膜塗佈站加工，而配向膜塗佈製程的特性是多機台及換線時間長(約 150 分鐘)，若機台分配不均，則會造成該站對於這兩種料的產出不平均(不成套)，之後到了組立站也會因為另一物料缺少而造成等候情形發生。其次若機台換線頻率過多時，亦會造成配向膜塗佈站對於兩種料的產出不平均(不成套)，進而影響基板組立的進行。因此本研究將瓶頸機台平均分配來固定生產此兩種料，以解決上述之問題。

三、非瓶頸機台配置子模式

為了縮短生產時間且控制換線次數以避免成為瓶頸機台，故本研究在非瓶頸機台配置子模式亦是將機台平均分配來固定生產某類產品，以減少機台換線次數。

四、現場派工子模式

(一) 瓶頸站(CCR Station)

面板 Cell 廠的瓶頸站為配向膜塗佈機台，由於其決定了整間工廠的有效產出，因此瓶頸站，必須執行 Drum 所設計的生產節奏進行加工，否則將導致整廠的有效產出受到影響。Drum 經由派工模組透過 MES 讓現場瓶頸站可以依照 Drum 的次序加工，但是若有訂單延誤時，則依據 Drum 最早可開始加工之訂單來選擇到達瓶頸機台前的在製品進行加工，而現場也透過 MES 回饋在製品數，讓訂單再重排時能掌握即時的資料。

(二) 非瓶頸站(Non-CCR Station)

非瓶頸站根據 MES 所回饋給控制模組的在製品資訊，控制模組不干預非瓶頸站之派工模組，讓非瓶頸機台採先進先出法則做為訂單的加工次序。本研究不探討批量機台集批之問題，僅應用限制驅導式管理系統(DBR)來解決組立(Cell)廠製程生產的排程問題，以降低組立(Cell)製程製造時間與完成時間的不穩定度及提升有效產出。

(三) 投料站(Gateway station)

Rope 經由派工模組，傳遞資訊給 MES 系統，使投料站在原物料備妥後，根據 Rope 的投料順序及時間點進行投料動作，然而對現場而言，最忌諱的則絕不可以因為有工作站沒有料可加工而進行不必要的投料，目的以減現場在製品之數。

本研究結合新單、舊單及 MES 所回饋的 CCR 前尚未加工完的在製品數進行系統的重排，設計出訂單與在製品在瓶頸的生產順序。系統必須每天固定時間進行重排，或是接到新單後再進行重排的工作。且在物料方面只針對每一個 Cassette 來進行排程的探討，暫不考慮分批的問題。

伍、離型系統開發

本研究採用 eM-Plant 軟體所提供的 SimTalk 來撰寫充份利用瓶頸模式與非瓶頸機台全力配合瓶頸派工模式，本研究系統架構如圖 4 所示。

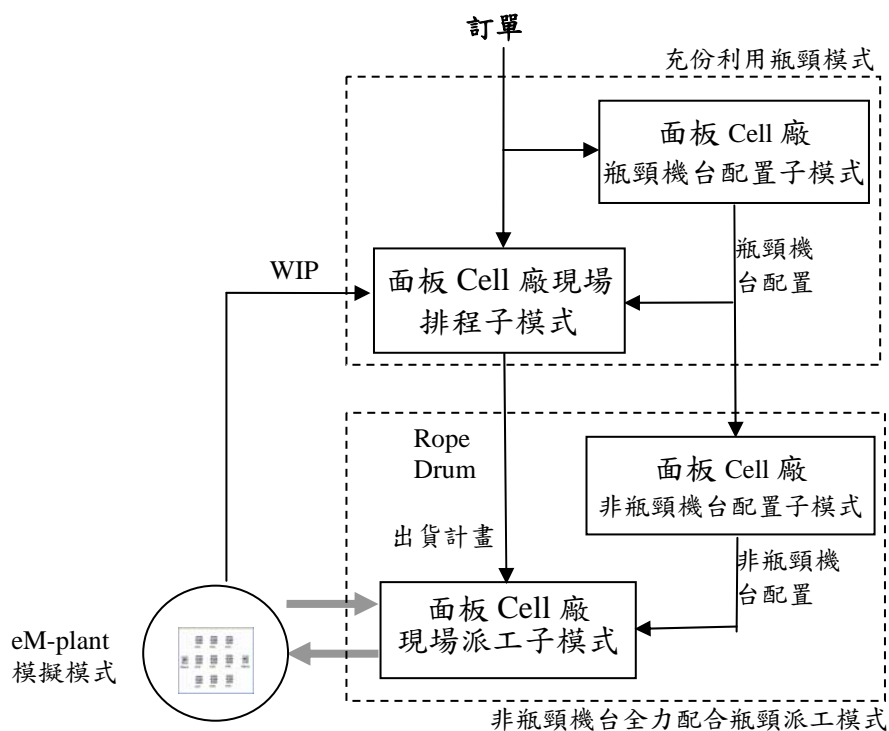


圖 4：系統架構圖

陸、系統測試

本文的生產環境是建構在組立廠製程上，主要的模式是採用彭一文中所提出之生產型態，再根據第參章所提出的面板 Cell 廠之 DBR 機制來架構系統，而所使用的模擬軟體為 eM-Plant7.0 (彭俊昌, 2005)。在測試系統中瓶頸機台為兩台，生產時指派一機台生產彩色濾光片，另一機台生產 TFT 基板，產品種類分為 LCD14 及 LCD15 兩種產品，訂單量為 800 與 1200 片。系統中最小加工單位為 Cassette，而每一個 Cassette 可裝載 20 片的玻璃基板。每一個機台在同一個時間只能加工一個物件。而且不考慮產品等級問題與報廢問題，視產出為相同等級之產品。也不考慮機台設備維修時間。並忽略工件運輸時所需之時間(transportation time)。

一、系統參數設定

在實驗系統中，工作站名稱、機台數、整備時間及加工時間採用彭俊昌所提出之系統參數 (彭俊昌, 2005)，如表 1 所示。

表 1：各站資料表

製程	機台數	加工時間(分鐘)	整備時間(分鐘)
塗佈工程	2	Normal(0.6,0.03)	Normal(120,2)
配向工程	4	Normal(1.33,0.03)	Normal(20,0.5)
散佈工程	2	Normal(1.33,0.03)	Normal(10,0.5)
框膠塗佈	4	Normal(2.5,0.03)	Normal(20,0.5)
重合切割	1	Normal(0.6,0.17)	Normal(30,1)
液晶灌入	1	Normal(0.6,0.17)	0

二、系統驗證

本研究以系統執行一個月後的資料進行收集，暫態為一個月，系統之 CCR-Buffer 為 2 小時，Shipping-Buffer 為 48 小時。資料方面包含觀察 Drum 重排情形、投料計劃、瓶頸站加工次序。

(一) 塗佈工程之 Drum 重排(TPI 機台)

在接到訂單編號 29 時，系統進行重排(時間 2003/02/01 02:00)，如圖 5 所示；而在接到訂單編號 30 時，系統再進行重排(時間 2003/02/01 06:00)，如圖 6 所示，由於訂單 30 號之交期較早於訂單 29 號，所以部分 29 號單之 Cassette 排於 30 號單之後。本研究運用以 DBR 的觀念導入面板 Cell 廠，針對瓶頸站做排程，簡化了傳統生產排程的複雜性。

string	integer	integer	integer	datetime	datetime	datetime	datetime	string	
1	2	3	4	5	6	7	8	8	
訂單編號	CA編號	種類	DRUM開始時點	DRUM結束時點	預計完成時點	交期	機台別		
7	1230	15	2003/02/01 05:13:00.0000	2003/02/01 05:26:00.0000	2003/02/03 05:26:00.0000	2003/02/04 00:00:00.0000	TPI	舊單 未投料	
8	1248	15	2003/02/01 05:26:00.0000	2003/02/01 05:39:00.0000	2003/02/03 05:39:00.0000	2003/02/04 00:00:00.0000	TPI		
9	1257	15	2003/02/01 05:39:00.0000	2003/02/01 05:51:00.0000	2003/02/03 05:51:00.0000	2003/02/04 00:00:00.0000	TPI		
10	1250	15	2003/02/01 05:51:00.0000	2003/02/01 06:03:00.0000	2003/02/03 06:03:00.0000	2003/02/04 00:00:00.0000	TPI		
11	1291	15	2003/02/01 06:03:00.0000	2003/02/01 06:17:00.0000	2003/02/03 06:17:00.0000	2003/02/05 16:00:00.0000	TPI		機台生產 TFT 基板
12	1273	15	2003/02/01 06:17:00.0000	2003/02/01 06:28:00.0000	2003/02/03 06:28:00.0000	2003/02/05 16:00:00.0000	TPI		
13	1279	15	2003/02/01 06:28:00.0000	2003/02/01 06:41:00.0000	2003/02/03 06:41:00.0000	2003/02/05 16:00:00.0000	TPI		
14	1296	15	2003/02/01 06:41:00.0000	2003/02/01 06:54:00.0000	2003/02/03 06:54:00.0000	2003/02/05 16:00:00.0000	TPI		
15	1276	15	2003/02/01 06:54:00.0000	2003/02/01 07:07:00.0000	2003/02/03 07:07:00.0000	2003/02/05 16:00:00.0000	TPI		
16	1264	15	2003/02/01 07:07:00.0000	2003/02/01 07:19:00.0000	2003/02/03 07:19:00.0000	2003/02/05 16:00:00.0000	TPI		
17	1272	15	2003/02/01 07:19:00.0000	2003/02/01 07:32:00.0000	2003/02/03 07:32:00.0000	2003/02/05 16:00:00.0000	TPI		
18	1292	15	2003/02/01 07:32:00.0000	2003/02/01 07:44:00.0000	2003/02/03 07:44:00.0000	2003/02/05 16:00:00.0000	TPI		
19	1270	15	2003/02/01 07:44:00.0000	2003/02/01 07:57:00.0000	2003/02/03 07:57:00.0000	2003/02/05 16:00:00.0000	TPI		
20	1268	15	2003/02/01 07:57:00.0000	2003/02/01 08:09:00.0000	2003/02/03 08:09:00.0000	2003/02/05 16:00:00.0000	TPI		
21	1265	15	2003/02/01 08:09:00.0000	2003/02/01 08:21:00.0000	2003/02/03 08:21:00.0000	2003/02/05 16:00:00.0000	TPI		
22	1295	15	2003/02/01 08:21:00.0000	2003/02/01 08:33:00.0000	2003/02/03 08:33:00.0000	2003/02/05 16:00:00.0000	TPI		
23	1293	15	2003/02/01 08:33:00.0000	2003/02/01 08:45:00.0000	2003/02/03 08:45:00.0000	2003/02/05 16:00:00.0000	TPI		
24	1267	15	2003/02/01 08:45:00.0000	2003/02/01 08:57:00.0000	2003/02/03 08:57:00.0000	2003/02/05 16:00:00.0000	TPI		
25	1289	15	2003/02/01 08:57:00.0000	2003/02/01 09:09:00.0000	2003/02/03 09:09:00.0000	2003/02/05 16:00:00.0000	TPI	新單	

圖 5

integer 1	integer 2	integer 3	datetime 4	datetime 5	datetime 6	datetime 7	string 8
string	訂單編號	CA編號	種類	DRUM開始時點	DRUM結束時點	預計完成時點	機台別
1	29	1291	15	2003/02/01 06:03:00.0000	2003/02/01 06:17:00.0000	2003/02/03 06:17:00.0000	2003/02/05 16:00:00.0000
2	29	1273	15	2003/02/01 06:17:00.0000	2003/02/01 06:28:00.0000	2003/02/03 06:28:00.0000	2003/02/05 16:00:00.0000
3	29	1279	15	2003/02/01 06:28:00.0000	2003/02/01 06:41:00.0000	2003/02/03 06:41:00.0000	2003/02/05 16:00:00.0000
4	29	1296	15	2003/02/01 06:41:00.0000	2003/02/01 06:54:00.0000	2003/02/03 06:54:00.0000	2003/02/05 16:00:00.0000
5	29	1276	15	2003/02/01 06:54:00.0000	2003/02/01 07:07:00.0000	2003/02/03 07:07:00.0000	2003/02/05 16:00:00.0000
6	29	1264	15	2003/02/01 07:07:00.0000	2003/02/01 07:19:00.0000	2003/02/03 07:19:00.0000	2003/02/05 16:00:00.0000
7	29	1272	15	2003/02/01 07:19:00.0000	2003/02/01 07:32:00.0000	2003/02/03 07:32:00.0000	2003/02/05 16:00:00.0000
8	29	1292	15	2003/02/01 07:32:00.0000	2003/02/01 07:44:00.0000	2003/02/03 07:44:00.0000	2003/02/05 16:00:00.0000
9	29	1270	15	2003/02/01 07:44:00.0000	2003/02/01 07:57:00.0000	2003/02/03 07:57:00.0000	2003/02/05 16:00:00.0000
10	29	1268	15	2003/02/01 07:57:00.0000	2003/02/01 08:09:00.0000	2003/02/03 08:09:00.0000	2003/02/05 16:00:00.0000
11	30	1310	14	2003/02/01 08:09:00.0000	2003/02/01 08:20:00.0000	2003/02/03 08:20:00.0000	2003/02/05 10:00:00.0000
12	30	1314	14	2003/02/01 08:20:00.0000	2003/02/01 08:31:00.0000	2003/02/03 08:31:00.0000	2003/02/05 10:00:00.0000
13	30	1315	14	2003/02/01 08:31:00.0000	2003/02/01 08:43:00.0000	2003/02/03 08:43:00.0000	2003/02/05 10:00:00.0000
14	30	1303	14	2003/02/01 08:43:00.0000	2003/02/01 08:55:00.0000	2003/02/03 08:55:00.0000	2003/02/05 10:00:00.0000
15	30	1321	14	2003/02/01 08:55:00.0000	2003/02/01 09:08:00.0000	2003/02/03 09:08:00.0000	2003/02/05 10:00:00.0000
16	30	1312	14	2003/02/01 09:08:00.0000	2003/02/01 09:21:00.0000	2003/02/03 09:21:00.0000	2003/02/05 10:00:00.0000
17	30	1316	14	2003/02/01 09:21:00.0000	2003/02/01 09:34:00.0000	2003/02/03 09:34:00.0000	2003/02/05 10:00:00.0000
18	30	1337	14	2003/02/01 09:34:00.0000	2003/02/01 09:45:00.0000	2003/02/03 09:45:00.0000	2003/02/05 10:00:00.0000
19	30	1313	14	2003/02/01 09:45:00.0000	2003/02/01 09:56:00.0000	2003/02/03 09:56:00.0000	2003/02/05 10:00:00.0000

圖 6

(二) 投料計劃

接到訂單編號 29，系統進行重排(時間 2003/02/01 02:00)，依 Drum 之結果所推導之投料計劃，如圖 7 所示。而在接到訂單編號 30 時，系統再進行重排(時間 2003/02/01 06:00)，投料計劃，如圖 8 所示。

integer 1	integer 2	integer 3	datetime 4	string 5	string 6	
string	訂單編號	CA編號	種類	投料時點	訂單交期	投得種料
7	28	1230	15	2003/02/01 03:00:00.0000	2003/02/04 00:00:00.0000	TFT,CF
8	28	1248	15	2003/02/01 03:00:00.0000	2003/02/04 00:00:00.0000	TFT,CF
9	28	1257	15	2003/02/01 03:00:00.0000	2003/02/04 00:00:00.0000	TFT,CF
10	28	1250	15	2003/02/01 03:00:00.0000	2003/02/04 00:00:00.0000	TFT,CF
11	29	1291	15	2003/02/01 04:00:00.0000	2003/02/05 16:00:00.0000	TFT,CF
12	29	1273	15	2003/02/01 04:00:00.0000	2003/02/05 16:00:00.0000	TFT,CF
13	29	1279	15	2003/02/01 04:00:00.0000	2003/02/05 16:00:00.0000	TFT,CF
14	29	1296	15	2003/02/01 04:00:00.0000	2003/02/05 16:00:00.0000	TFT,CF
15	29	1276	15	2003/02/01 04:00:00.0000	2003/02/05 16:00:00.0000	TFT,CF
16	29	1264	15	2003/02/01 05:00:00.0000	2003/02/05 16:00:00.0000	TFT,CF
17	29	1272	15	2003/02/01 05:00:00.0000	2003/02/05 16:00:00.0000	TFT,CF
18	29	1292	15	2003/02/01 05:00:00.0000	2003/02/05 16:00:00.0000	TFT,CF
19	29	1270	15	2003/02/01 05:00:00.0000	2003/02/05 16:00:00.0000	TFT,CF
20	29	1268	15	2003/02/01 05:00:00.0000	2003/02/05 16:00:00.0000	TFT,CF
21	29	1265	15	2003/02/01 06:00:00.0000	2003/02/05 16:00:00.0000	TFT,CF
22	29	1295	15	2003/02/01 06:00:00.0000	2003/02/05 16:00:00.0000	TFT,CF
23	29	1293	15	2003/02/01 06:00:00.0000	2003/02/05 16:00:00.0000	TFT,CF
24	29	1267	15	2003/02/01 06:00:00.0000	2003/02/05 16:00:00.0000	TFT,CF
25	29	1289	15	2003/02/01 06:00:00.0000	2003/02/05 16:00:00.0000	TFT,CF

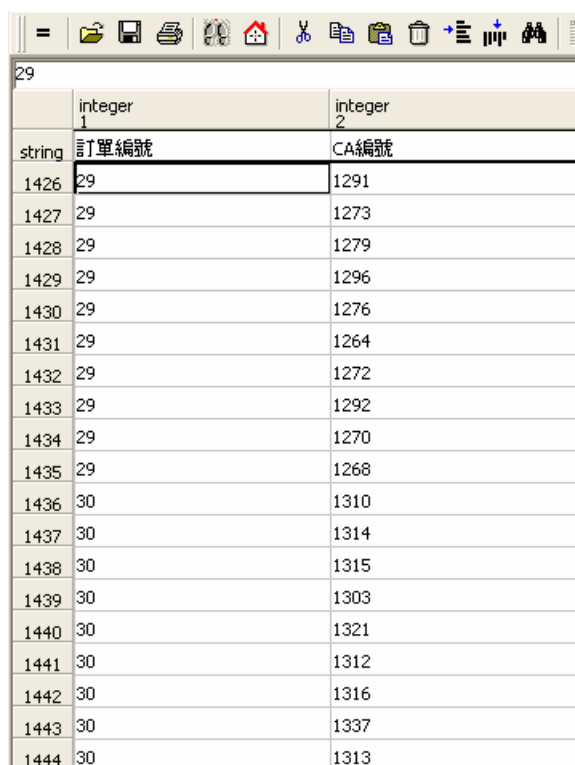
圖 7

integer 1	integer 2	integer 3	datetime 4	datetime 5	string 6	
string	訂單編號	CA編號	種類	投料時點	訂單交期	投得種料
1	30	1310	14	2003/02/01 06:00:00.0000	2003/02/05 10:00:00.0000	TFT,CF
2	30	1314	14	2003/02/01 06:00:00.0000	2003/02/05 10:00:00.0000	TFT,CF
3	30	1315	14	2003/02/01 06:00:00.0000	2003/02/05 10:00:00.0000	TFT,CF
4	30	1303	14	2003/02/01 06:00:00.0000	2003/02/05 10:00:00.0000	TFT,CF
5	30	1321	14	2003/02/01 06:00:00.0000	2003/02/05 10:00:00.0000	TFT,CF
6	30	1312	14	2003/02/01 07:00:00.0000	2003/02/05 10:00:00.0000	TFT,CF
7	30	1316	14	2003/02/01 07:00:00.0000	2003/02/05 10:00:00.0000	TFT,CF
8	30	1337	14	2003/02/01 07:00:00.0000	2003/02/05 10:00:00.0000	TFT,CF
9	30	1313	14	2003/02/01 07:00:00.0000	2003/02/05 10:00:00.0000	TFT,CF
10	30	1302	14	2003/02/01 07:00:00.0000	2003/02/05 10:00:00.0000	TFT,CF
11	30	1318	14	2003/02/01 08:00:00.0000	2003/02/05 10:00:00.0000	TFT,CF
12	30	1306	14	2003/02/01 08:00:00.0000	2003/02/05 10:00:00.0000	TFT,CF
13	30	1304	14	2003/02/01 08:00:00.0000	2003/02/05 10:00:00.0000	TFT,CF
14	30	1308	14	2003/02/01 08:00:00.0000	2003/02/05 10:00:00.0000	TFT,CF
15	30	1301	14	2003/02/01 08:00:00.0000	2003/02/05 10:00:00.0000	TFT,CF
16	30	1335	14	2003/02/01 09:00:00.0000	2003/02/05 10:00:00.0000	TFT,CF
17	30	1322	14	2003/02/01 09:00:00.0000	2003/02/05 10:00:00.0000	TFT,CF
18	30	1323	14	2003/02/01 09:00:00.0000	2003/02/05 10:00:00.0000	TFT,CF
19	30	1332	14	2003/02/01 09:00:00.0000	2003/02/05 10:00:00.0000	TFT,CF

圖 8

(三) 瓶頸站塗佈工程的加工次序(TPI 機台)

在依投料計劃執行投料後，瓶頸站的訂單加工次序，如圖 7 所示。



The screenshot shows a software window with a toolbar at the top and a data table below. The table has three columns: 'integer 1', 'integer 2', and 'string'. The 'string' column contains order numbers, and the 'integer' columns contain corresponding values. The data is as follows:

	integer 1	integer 2
string	訂單編號	CA編號
1426	29	1291
1427	29	1273
1428	29	1279
1429	29	1296
1430	29	1276
1431	29	1264
1432	29	1272
1433	29	1292
1434	29	1270
1435	29	1268
1436	30	1310
1437	30	1314
1438	30	1315
1439	30	1303
1440	30	1321
1441	30	1312
1442	30	1316
1443	30	1337
1444	30	1313

圖 7：瓶頸站訂單加工次序

柒、結論與建議

在本研究中，將 DBR 機制導入一簡易的面板 Cell 廠，提供了瓶頸機台的生產加工次序，即 Drum 之設計，不但簡化了 Cell 廠的生產排程規劃，且充分的利用系統中的瓶頸機台，瓶頸機台只需要依照先前 Drum 所設計出來的加工次序來作業即可。在投料節奏部分，投料站按照 Rope 計劃所得時點來作為投料的依據，如此一來可避免投錯料或多投料的情形發生。而在非瓶站之派工方面，以全力配合瓶頸進行派工，將瓶頸所完工的物料儘快加工出貨，以避免訂單延誤的情形發生。由此驗證 DBR 技術在面板 Cell 廠應用之可行性。

未來的研究上，在瓶頸機台配置子模式上，能發展出根據瓶頸機台之特性，動態配置各產品合理之機台數之方法，在非瓶頸機台配置子模式上，能根據各產品在瓶頸機台所配置之機台數，動態配置非瓶頸機台各產品合理之機台數，以保護瓶頸機台不斷料、縮短生產時間且控制換線次數以避免成為瓶頸機台。再將批量機台之集批問題及各機台間等候時間之限制納入考量，以發展出一更符合當下 Cell 廠生產情形之系統，來解決 Cell 廠所面臨的問題。

誌謝

本研究承蒙行政院國家科學委員會計畫編號 NSC 94-2213-E-216-011 之支持與經費補助，謹此誌謝。

參考文獻

- [1] 吳鴻輝，林則孟與吳凱文，"限制驅導式管理系統於半導體封裝廠之應用"，工業工程學刊，第十六卷，頁 13-37，1999。
- [2] 吳鴻輝與吳滄浩，「限制驅導式現場排程之緩衝時間控制模式研究」，中國工業工程學會九十二年年度年會論文集(光碟片)，彰化:建國技術學院，2003。
- [3] 李俊昇，液晶面板組裝廠批量製程派工法則之設計，交通大學工業工程與管理研究所碩士論文，2003。
- [4] 林明華，張維新和楊千，「TFT-LCD 產業概況」，產業論談，2001 年 3 月 1 日。
- [5] 林毓淳，薄膜液晶顯示器組立廠主生產排程快速規劃系統之設計，交通大學工業工程與管理研究所碩士論文，2004。
- [6] 許家豪，「2005 年 TFT 產業趨勢與展望」，巨亨網月報，2004 年 11 月 25 日。
- [7] 彭俊昌，液晶面板組立廠投料與派工模擬分析，清華大學工業工程與管理研究所碩士論文，2005。
- [8] Atwater J.B. and Chakravorty, S.S., "A study of the utilization of capacity constrained resources in drum-buffer-rope systems," *Production and Operations Management*, 11, 259-273, 2002.
- [9] Goldratt, E.M., *The Goal*, 2nd revised edition, NY: North River Press, 1986.
- [10] Guide, Jr., V.D.R., "Scheduling with priority dispatching rules and drum-buffer-rope in a recoverable manufacturing system," *International Journal of Production Economics*, 53, 101-116, 1997.
- [11] Schragenheim, E. and Ronen, B., "Drum-Buffer-Rope Shop Floor Control," *Production and Inventory Management Journal*, Third Quarter, 18-23, 1990.
4. [12] Wu, H.H., Lee, C.J., and Yang, C.J., "A robust DBR management system," the Proceedings of 2005 IEEE Conference on Service Operations and Logistics, and Informatics, Tsinghua University, Beijing, China, August 10 to 12, 230-235, 2005.

Scheduling and Control of TFT-LCD Cell plants Using Drum-Buffer-Rope Systems

Hornng-Huei Wu *, Chun-Jheng Yang and Tsang-Hao Wu

Institute of Management of Technology,
Chung Hua University, No.707, Sec.2, WuFu Rd., Hsinchu, 300, Taiwan.
E-mail: hhwu@chu.edu.tw

Abstract

Thin film transistor liquid crystal display (TFT-LCD) manufacturing process consists of three basic process stages: Array process, Cell process and Module process. Little previous research works are found on the problem of scheduling and control TFT-LCD Cell plant due to its specific domain. In this article, we are concerned with the scheduling and control of Cell plants by using Drum-Buffer-Rope (DBR) Systems. Although the DBR system have been successfully implemented in some manufacturing plants, the detailed design rule or applications must be customized based on the special characteristics and requirement of different manufacturing environments. A DBR customized model for TFT-LCD Cell process is proposed in this article due to its specific domain. A detailed exploration of the required customization of drum design algorithm in this method is presented. A real-life Cell plant case is utilized to explain the significance and feasibility of the proposed method.

KEY WORDS: TFT-LCD Cell process, Drum-Buffer-Rope(DBR), Theory of Constraints (TOC), Parallel machine scheduling

1. Introduction

TFT-LCD manufacturing process consists of three basic process stages: Array process, Cell process and Module process. The Array process which fabricates TFT is very similar to semiconductor wafer fabrication except the material components. The main raw material of Array process is the glass substrate which must be processed 5-7 times through cleaning, coating, exposure, developing, etching, and strip, etc. The Cell process consists of many assembly steps to assemble TFT and color filter panels. The Module process is the last stage of TFT-LCD manufacturing processes where the TFT-LCD panels passed from Cell process are assembled with all other necessary parts to complete the final TFT-LCD product. Each process is executed by a stand alone plant and has different management focus. The major TFT-LCD companies in Taiwan own several plants for each process.

The manufacturing cycle time (CT) of completing the TFT-LCD processes is about 9~13 days which is the summation of about 5-7 days for Array process, 3-5 days for Cell process and 1 day for Module process, respectively. The required cycle time of Array and Cell processes is a critical issue in TFT-LCD industry. The TFT-LCD company therefore faces the pressure to improve the CT and throughput of Array and Cell processes to release the risk of inventory and to enhance the fulfill rate and response time to customer. In this article, we are concerned with the scheduling and control of Cell plants by using DBR Systems to improve its CT and throughput.

The DBR method is the production application of Theory of Constraints, a global managerial methodology that helps the manager to concentrate on the most critical issues. The DBR methodology is now being implemented by a growing number of manufacturing organizations (Corbett and

* To whom correspondence should be addressed.

Csillag 2001, Schragenhem and Ronen 1990). By enabling better scheduling and decision making on the shop floor, its results are remarkable such as higher throughput, lower WIP, and shorter CT. Although, the DBR methods and its applications in some industries has been studied in some literatures recently (Atwater and Chakravorty 2002, Guide 1996, Wu and Yeh, 2006, Wu, et al 1994), no previous research on the problem of scheduling and control TFT-LCD Cell plant using DBR can be found. A DBR customized model for TFT-LCD Cell process is thus proposed in this article due to its specific domain. A detailed exploration of the required customization of drum design algorithm in this method is presented. A real-life Cell plant case is utilized to evaluate the significance and feasibility of the proposed method.

2. Manufacturing process and characteristics of a Cell plant

Cell process in TFT-LCD manufacturing is an assembly process in which two components, Color Filter (CF) and TFT glasses are assembled. Usually, CF glasses are purchased from outside vendors while TFT glasses are manufactured in their own Array plants. In the assembly process, glasses are transported in a lot (or a cassette) which consists of 24 pieces (or sheets) of glasses. Each sheet of glass contains four or six cells according to the size of glass and each cell represents a LCD panel unit. Lots of TFT and CF glasses is released respectively into 1st Scribe & Grinding step that is the first step of assembly process, as shown in Fig. 1. Throughout the assembly process, each TFT and CF glasses are separately printed with poly-imid (PI) and rubbed, then attached together, hot processed, filled with liquid crystal, sealed, finally cut into cell units and test. The final product of a Cell plant is called a LCD panel. A LCD panel will be further assembled with other parts, such as black light, IC and PWB, to be a final TFT-LCD product in a Module plant.

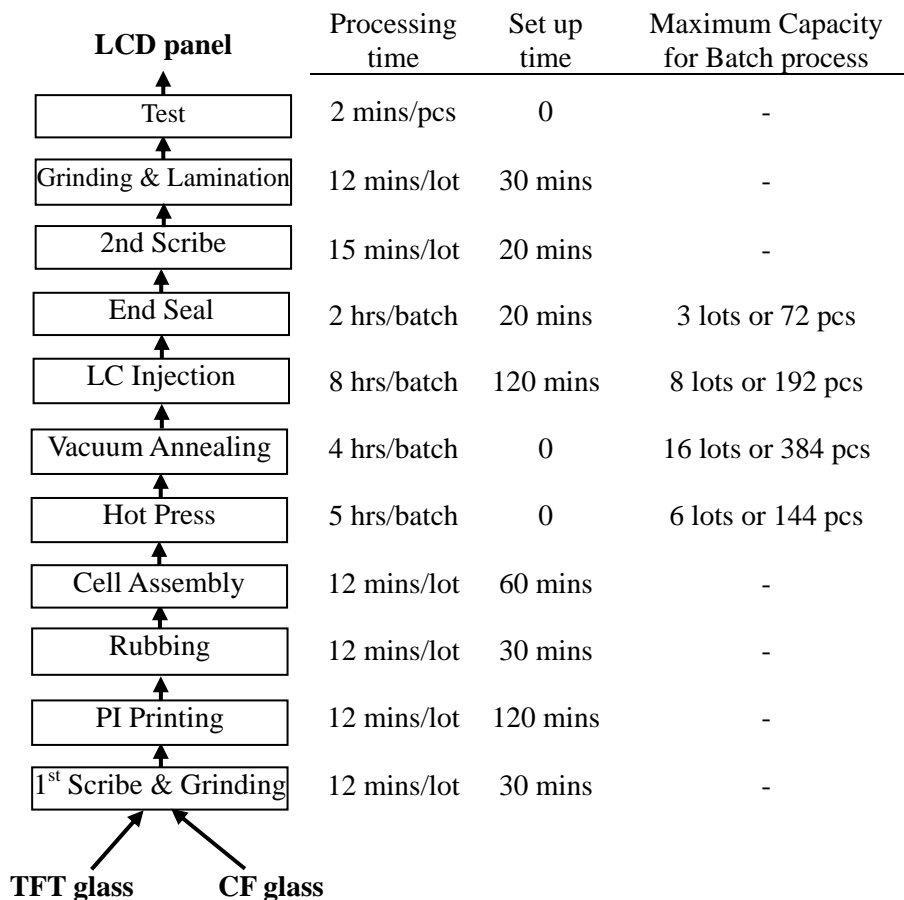


Figure 1 The typical manufacturing process of a Cell plant.

Some special characteristics exist in Cell process:

- (1) TFT glass and CF glass must be paired into assembly station. Therefore, three lots of TFT glasses and then three CF glasses are usually processed serially in the stations before assembly, that are 1st Scribe & Grinding, PI Printing and Rubbing.
- (2) The machines after Assembly steps, such as Hot Press, Vacuum Annealing , LC Injection and End Seal, are batching machine in which several lots can be processed simultaneously. If lots processed are under the machine capacity, its capacity is lost. For example, the capacity of a Hot Press machine can process six lots or 144 pcs of glasses simultaneously. If a Hot Press machine is only loaded five lots, one lot (or 24 pcs) capacity is lost in this manufacturing process.
- (3) The maximum capacity of different batching machines are different. For example, the maximum capacity of a Hot Press machine is three lots in a process and that of a Vacuum Annealing is 16 lots.
- (4) Each station including batching machine stations in the Cell process usually contains parallel identical machines.
- (5) The lot waiting time in some stations, such as LC Injection or Vacuum Annealing, is limited, otherwise the quality of this lot will be worsen.

The manufacturing CT of TFT-LCD is about 9~13 days which is the summation of about 5-7 days for Array process, 3-5 days for Cell process and 1 day for Module process, respectively. The required cycle time of Array and Cell processes is a critical issue in TFT-LCD company. Due to the long manufacturing CT, the TFT-LCD company employs the Make-to-Stock(MTS) production strategy for the Array and Cell process and Assembly-to-Order production strategy for Module process (Lin et al 2004). Under MTS production strategy, Cell plant first develops a monthly (medium-term) production plan according to the aggregate forecast demand information provided by the sales department. This monthly production plan will be then disaggregated into daily (short-term) production plan by production planners. A daily production plan with 7-day planning horizon is provided by the planner once a week as shown as an illustration in Table 1. The required quantity of an item at some day is called a batch. For example, The required 114 lots of 14.1” panel in 4/1 is called a batch. Although a daily production plan can guide a shop manager to produce a batch size per item, it is only a rough-cut capacitated daily production plan for shop manager to implement in the shop. For example, the release timing and quantity of a TFT and CF raw glasses can not be determined based this daily production plan. That is the disaggregated daily production plan, i.e., a shift production or hourly production plan, must depend on the experience of shop manager. Little previous research works are found on the problem of scheduling TFT-LCD Cell process. Jeong et al (2001) proposed scheduling procedures to disaggregate the daily production plan into shift production schedule for a Cell plant. Their scheduling objective is to minimize the mean flow time and maximize the production progressiveness. In this article, a Drum-Buffer-Rope (DBR) method is proposed to schedule and control of TFT-LCD Cell plant to improve its CT and throughput and then strengthen its competitive advantage.

Table 1. An illustration of daily production plan.

Current time(Tnow): 3/29 0:00

Item	4/1 24:00	4/2 24:00	4/3 24:00	4/4 24:00	4/5 24:00	4/6 24:00	4/7 24:00
14.1”	114	117	120	111	111	117	120
15”	72	75	75	69	75	75	75
17”	27	30	27	27	33	30	33

3. DBR system overview

The DBR method is the production application of Theory of Constraints (TOC), a global managerial methodology that helps the manager to concentrate on the most critical issues. The five steps of

focusing to implement TOC (Goldratt 1986a, Schragenheim and Ronen 1990) are:

- Step 1. Identify the system constraint(s).
- Step 2. Decide how to exploit the constraint(s).
- Step 3. Subordinate everything else to the above decision.
- Step 4. Elevate the system constraint(s).
- Step 5. If, in the previous steps, a constraint has been broken, go back to step 1, but not let “inertia” become the system constraint.

DBR represents a set of rules for implementing the first three steps in TOC. The constraints in a manufacturing plant may be the market demand, plant capacity and material limitations. The most obvious application of the DBR is when plant performance is constrained by a lack of manufacturing capacity at a capacity constrained resource (CCR) or bottleneck. Hence, the entire production throughput of a plant is based on the exploitation and subordination of its CCR. DBR is a mechanism to fulfill the CCR exploitation and subordination process.

3.1 DBR scheduling method

According to Fig. 2, the three major components of DBR are the drum, the buffer, and the rope. The drum is a detailed schedule of the CCR. The drum design performs the CCR exploiting decision process when scheduling the DBR. The design method of a drum depends on the requirements and complexities of different shop. A typical design process of drum proposed by Goldratt (1990) can be referenced and will be discussed in section 3.2. Therefore, a drum, which is the final result or documents after this CCR exploiting decision, is the optimized processing sequence for all orders in CCR.

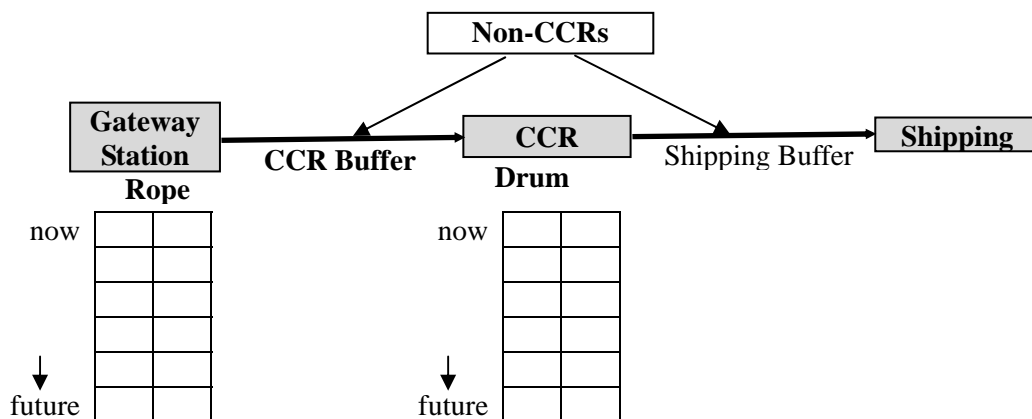


Figure 2. Three major components of DBR.

The buffer is a protection time to protect the CCR when raw materials are delayed by previous processing procedures. The buffer size in a stable environment is generally defined as three times the average lead time to the constraint from the raw material release point (Schragenheim and Ronen 1990). Managers can employ this method to determine initial buffer sizes and make adjustments based on Buffer Management approach over time until optimal buffer sizes are identified (Goldratt and Fox 1986b, Schragenheim and Ronen 1991).

Finally, the rope, which can be measured by offsetting the buffer from the drum, is a detailed schedule for releasing raw material into the shop floor to force all system parts to work only up to the pace dictated by the drum.

Under the DBR system, any employee or resource in a manufacturing plant can be guided to fulfill the CCR exploitation and subordination process, and thus attain the focus or goal of the plant.

Therefore, two fold improvements can be found by implementation of DBR system. The first is it can squeeze and protect CCR potential throughput so as to improve the system throughput. The second is it restricts unlimited release of material into the system so as to prevent the growth of inventory, which would increase in the CT.

3.2 Drum Design method

Two main steps in designing a drum were recommended by Goldratt (1990) as follows:

- (1) **Generating the ruins:** The ruins are the ideal production schedules for all lots at bottleneck station that do not consider the feasibility of the production capacity at the bottleneck. The ideal production time at the bottleneck, required by a lot, is obtained by subtracting the shipping buffer time from its due date or required time. The purpose of the ruins is to evaluate the relative production priority at the bottleneck for different lots.
- (2) **Leveling the ruins:** Since the ruins are the ideal production schedules that might not fit production capacity at the bottleneck, the ruins will schedule a machine at the bottleneck station to process two or more lots simultaneously. Therefore, these overlapping lots in the ruins must be leveled and rationalized to produce a logical production schedule (drum) at the bottleneck.

In short, leveling the ruins determines actual priority for each lot in the piled lots to fit bottleneck capacity. This leveling is usually performed by adopting leveling principles or sequencing (dispatching) rules. For example, Dr. Goldratt (1990) proposed a set of backward leveling principles for the make-to-order production mode. The lot completed latest in the ruins will be the first selected for allocation in the drum. If two lots in the ruins are completed simultaneously, the lot that requires more completion time will be assigned higher priority. If the location of a lot in the drum is already occupied by other higher priority lots, the lot will be placed ahead (left) of these higher priority lots. Finally, when all lots in the ruins have been leveled, any lot which has been pushed past or to a time before zero must be evaluated. If yes, these lots will be pushed back to a reasonable start time. These leveling principles translate the ruins to a workable drum.

Although the DBR system have been successfully implemented in some manufacturing plants, the detailed design rule or applications must be customized based on the special characteristics and requirement of different manufacturing environments. Due to the specific domain of TFT-LCD Cell plant and little research on the problem of scheduling and control TFT-LCD Cell plant, a customized DBR system for TFT-LCD Cell plant is presented.

4. A Customized DBR for TFT-LCD Cell plant

The bottleneck or CCR in the Cell plant is identified as PI Printing station based on the discussion with the personnel in different Cell plants. According to the CCR station, the DBR system is applied to the Cell plant as follows.

4.1 Buffer Determination

Based on the PI Printing (CCR) step, the CCR buffer covers the 1st Scribe & Grinding step and the shipping buffer covers from assembly to Test steps. The size of the buffer are determined by two procedures: (1) evaluating initial buffer size based on the buffer evaluated formulas recommended by Guide(1996) and (2) tuning it based on the current CT in Cell plant.

Step 1: Evaluating initial buffer size

Schrageheim and Ronen (1990) first recommended the size of the buffer in a stable environment is normally defined as three times the average lead time to the constraint from raw material release point. Guide (1996) then recommended a general formula in which

buffer size was determined by a constant which is then multiplied by the cumulative processing time as shown as Eq(1):

$$BS_i = MULT \times \sum_{j=1}^m PT_j \quad (1)$$

Where

BS_i = buffer size for CCR buffer (i=ccr) and Shipping buffer (i=shipping)
 PT_j=processing time for operations covered by CCR buffer or Shipping buffer
 MULT=constant buffer size multiplier which was recommended by Schragenheim and Ronen (1990) as three.

Therefore, based on Eq.(1) and the processing information shown in Fig. 1, the CCR buffer and Shipping buffer for a lot are evaluated as follows:

$$\begin{aligned} BS_{ccr} &= 3 \times 12 = 36 \text{ (mins)} \doteq 1 \text{ (hr)} \\ BS_{shipping} &= 3 \times (12 + 12 + 300 + 240 + 480 + 120 + 15 + 12 + 2) \\ &= 3579 \text{ (mins)} \doteq 3600 = 60 \text{ (hrs)} \end{aligned}$$

Step 2: Tuning the initial buffer size based on the current CT in Cell plant.

The current manufacturing CT of TFT-LCD Cell process is about 3-5 days or average 4 days. Because DBR restricts unlimited release of material into the system so as to prevent the growth of inventory, which would increase in the CT, the CT under DBR system will be lower than the average CT of 96 hrs. However, the CT of a lot is only about 60 hrs based on the initial buffer evaluated in step 1. In other word, the initial buffer size of BS_{ccr} and BS_{shipping} is some small. Therefore, the initial buffer size of BS_{ccr} and BS_{shipping} are refined as 4 hrs and 64 hrs respectively. The initial buffer size can be further made adjustments based on Buffer Management approach over time until optimal buffer sizes are identified (Goldratt and Fox 1986b, Schragenheim and Ronen 1991).

4.2 Drum Design

A daily production plan with 7-day planning horizon is assumed to be provided by the planner once a week as shown in Table 1. A customized drum design process is required to design an effective drum for Cell plant due to its specific domain, such as parallel machines and TFT glass and CF glass paired into assembly station. The procedure of the customized drum process is first to calculate ruins for each batch in daily production plan, allocate then these batches into machines, finally translate these batches into TFT and CF lots and sequence them by three lots of TFT glasses and then three lots of CF glasses.

Step 1: Generating the ruins

The ruins are the ideal production schedules for all batches at PI station that do not consider the feasibility of the production capacity at the PI station. The ideal completed time at the PI station for each batch is obtained by subtracting the shipping buffer time from its required time. For example, the required time of 114 batch size of 14.1” is 4/1 24:00, the completed time for this batch at PI station is then 3/30 8:00(=4/1 24:00 – 64 hrs). The final ruins for batches in date 4/1 and 4/2 in Table 1 are shown in Table 2.

Step 2: Allocating batches in daily production plan into PI machines

The purposes of allocating batches in daily production plan into PI machines are to balance

these PI machines and to guarantee these batches can be completed before their completed times in ruins. The detailed steps are as follows:

Step 2.1: Sorting each batch in the daily production plan.

The batches in daily production plan are sorted by ascending its completed time in ruins. If two batches have equal completed time in ruins, the larger batch (that requires more processing time in PI machine) is assigned higher priority. The 1st priority batch is named as an allocating batch. For example, the allocating batch among ruins in Table 2 is the batch of 14.1” panel in 4/1.

Table 2. The ruins for batches in date 4/1 & 4/2 in Table 1.

Current time(Tnow): 3/29 0:00				
Batches	Batch Size	Start time at ruins		Completed time at ruins
14.1” for 4/1	114	3/28	10:24	3/30 08:00
15” for 4/1	72	3/29	03:12	3/30 08:00
17” for 4/1	27	3/29	21:12	3/30 08:00
14.1” for 4/2	117	3/29	09:12	3/31 08:00
15” for 4/2	75	3/30	02:00	3/31 08:00
17” for 4/2	30	3/30	20:00	3/31 08:00

Step 2.2: Selecting a highest priority PI machine.

Based on the allocating batch, next step is to select a best feasible PI machine for allocation of this batch. The purpose of this selection is to satisfy the scheduling goal that is first to meet the requirement of daily production plan and then to reduce the setup time, which then increase throughput. The machine selection procedures are as follows:

Step 2.2.1: Calculating first the available capacity (AC) for each PI machine.

The AC of a machine equals the completed time of the allocating batch in ruins minus the available time (AT) of a PI machine. The AT of a machine is defined as the time the latest completion time of batches allocated in this machine. However, the initial AT depends on the initial WIP in a PI machine. For example, an initial WIP for four PI machines are given in the first three rows in Table 3. Based on the WIPs in Table 3, the initial AT for the 1st PI machine is 3/29 8:00 which equals to the summation of current time(3/29 0:00) and the processing time of 40 lots of 14.1” panel in PI machine(i.e., 40×12 mins). The initial AT for the other PI machines are shown in the 4th row in Table 3.

Step 2.2.2: Selecting the candidate machines.

The candidate machines are first defined as the machines whose AC are more than processing time of three lots (i.e., 72 mins). If candidate machines do not exist, then all machines are candidate machines. For example, based on AT in Table 3 and the completed time of allocating batch in Table 2, the AC for four PI machines are 24 hrs, 26hrs, 24hrs and 12 mins, and 23 hrs and 36 mins, respectively. Therefore, these four machines are all the candidate machines.

Step 2.2.3:Revising candidate machines.

If none of the latest batch allocated in these candidate machines are same as the type of the allocating batch, go to Step 2.2.4; otherwise the candidate machines is revised as these machines whose latest allocated batch are same as the type of this allocating batch. For example, because latest batch allocated in PI machine #1 and #2 are same as the type of the allocating batch as shown in Table 3, the candidate machines are revised as PI machine #1 and #2

Step 2.2.2: Selecting the allocating machine.

An allocating machine is defined as a machine with earliest AT in candidate machines. For example, because the AT of machine #2 is earlier than that of machine #1 as shown in Table 3, the machine #2 is selected as the allocating machine.

Table 3. An illustration of the initial WIP in four PI machines.

Current time(Tnow): 3/29 0:00				
PI Machine #	1	2	3	4
WIP Item	14.1"	14.1"	15"	17"
WIP Qty	40	30	36	42
Initial Available Time	3/29 08:00	3/29 06:00	3/29 07:12	3/29 08:24

Step 2.3: Allocating the allocating batch into the allocating machine.

Because TFT glass and CF glass must be processed by PI station respectively, the process batch size in PI station is double size of the batch in the daily production plan. For example, the batch size of the allocating batch (14.1" panel in 4/1) is 114, therefore the processing time of this batch is 2736 mins (=114 × 2 × 12mins). When the allocating batch is allocated into the allocating machine, the completed time of this allocating batch in the allocating machine can be calculated as the summation of AT of this allocating machine and the processing time of this allocating batch. However, if the type of this allocating batch is different to the type of the latest batch in the allocating machine, a setup time (120 mins) is required. For example, the completed time of the allocating batch (14.1" panel in 4/1) is 3/31 3:36 which equals 3/29 06:00 (the AT of the PI machine #2) + 2736(mins).

Step 2.4: Verifying the availability of the completed time of this batch.

In order to guarantee this batch can be completed before its completed time in ruins, the available completed time of this batch must be verified. If its completed time is not later than that in ruins, the availability of the completed time of this batch is OK and so go to Step 2.5. Otherwise, the later lots of this batch must be truncated to be another new batch(which will be allocated into another PI machine in later allocation process). For example, the completed time of the batch of 14.1" panel in 4/1 is 3/31 3:36 which is later than its completed time in ruins (i.e., 3/30 8:00). Therefore, only 63 lots can be allocated into allocating machine, the other 51 lots of 14.1" panel in 4/1 must be truncated to be another new batch as shown in Table 4.

Table 4. An updated daily production plan(in bold).

Current time(Tnow): 3/29 0:00							
Item	4/1 24:00	4/2 24:00	4/3 24:00	4/4 24:00	4/5 24:00	4/6 24:00	4/7 24:00
14.1"	51	117	120	111	111	117	120
15"	72	75	75	69	75	75	75
17"	27	30	27	27	33	30	33

Step 2.5: Updating the AT of the allocating machine.

The new AT of the allocating machine is updated as the completed time of the allocating batch. For example, the AT of PI machine #2 is updated as 3/30 7:12 (the completed time of the 63 batch size of 14.1" panel in 4/1). Then, return to Step 2.1 for allocation of another batch until all batches in daily production plan are allocated. The final allocation results for batches in 1/4

and 2/4 in Table 1 are shown in Fig. 3.

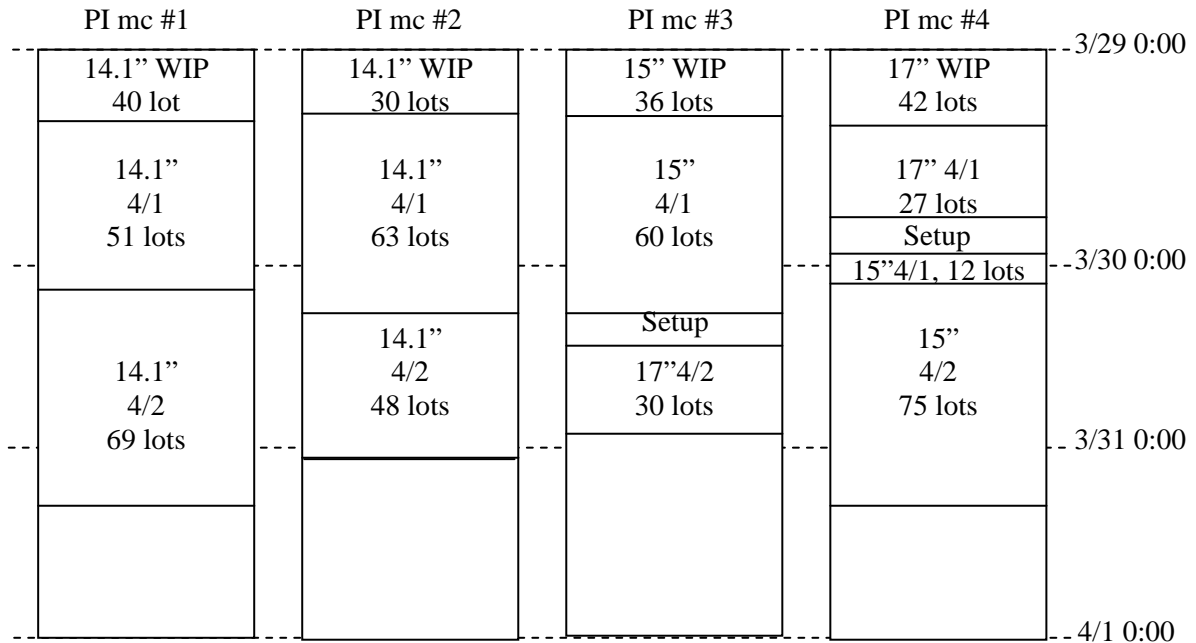


Figure 3. The final allocation results for batches in 1/4 and 2/4 in Table 1.

Step 3: Sequencing the production order of lots of the TFT glasses and CF glasses.

TFT glasses and CF glasses which are paired into assembly step must be processed by PI station respectively. Three lots of TFT glasses and then three lots of CF glasses are processed serially in a PI stations to guarantee the required pair of TFT and CF glasses and to avoid the serious unbalanced WIPs between these two parts. Therefore, after allocating each batch in daily production plan in Step 2, each batch must be further disaggregated in unit of three lots and these lots are ordered in sequence of three lots of TFT glasses and three lots of CF glasses. Based on the production order of lots of TFT glasses and CF glasses, the start time and ending time of each lot in PI station can be computed one by one. And, finally, the drum is completed. An illustration of the start time and ending time of lots for a batch of 27 lots of 17" in PI machine #4 is shown in Fig.4.

4.3 Rope Schedule

Based on drum designed in section 4.2, the material releasing time of each lot is derived by offsetting the CCR buffer from its start time in drum. Because each machine has its own drum, the required material (glass) type and lots must be first derived from each drum. For example, one lot of 14.1" CF glass is derived from drum of PI machine #1 at 3/29 4:36 as shown in Table 5. In the mean time, one lot of 14.1" TFT glass is derived from PI machine #2, one lot of 15" TFT glass is derived from PI machine #3, and one lot of 17" TFT glass is derived from PI machine #4. Since the lots of glass are conveyed in Cell plant by two approaches: manual and Automated Guided Vehicle (AGV), the rope is required in different degree of trivial. In Cell plant with AGV system, the material released schedule is real time transmitted, therefore a trivial rope as shown in Table 6 is preferred. However, in a manual conveying system, the material (glass) is released by batch, for example one hour or more. Therefore, each lot of glass in Table 5 must be further grouped into a group of lots by requiring size of group. Table 7 shows a rope example with one hour group of lots. For example, the group of lots released at 3/29 5:00 is grouped by the lots from 3/29 4:36 to 5:24 in Table 5 or Table 6.

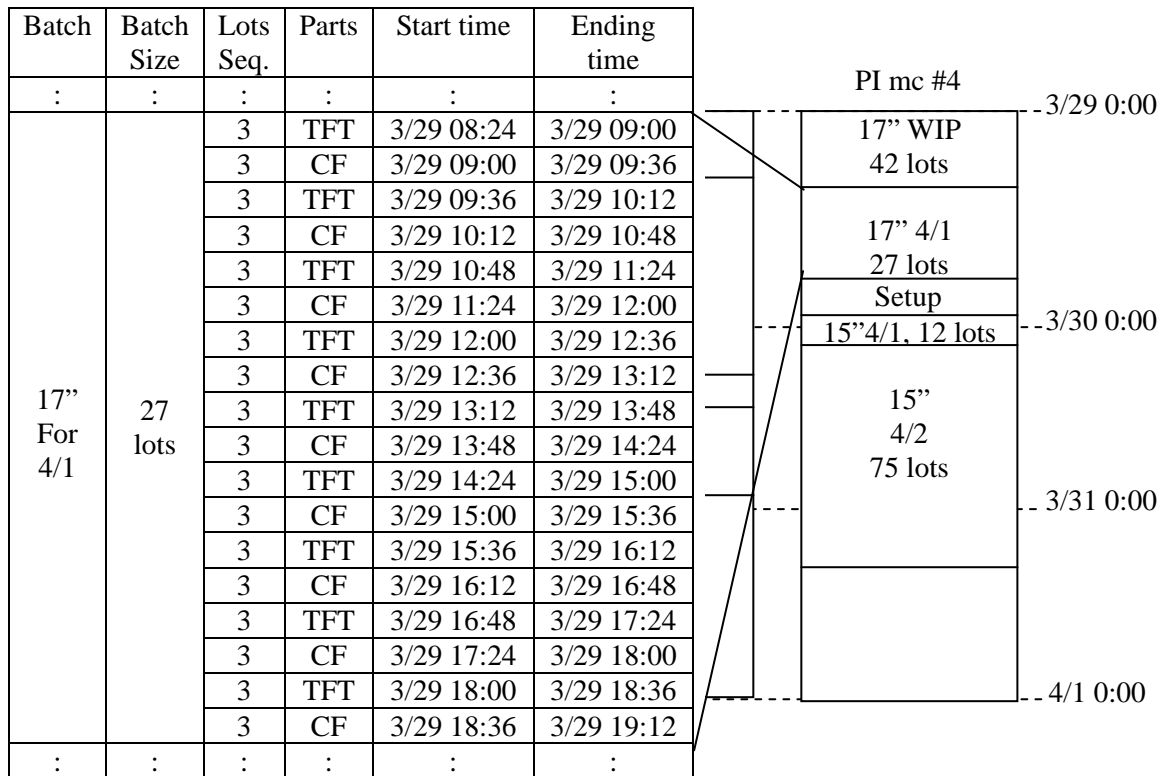


Figure 4. An illustration of the start time and ending time of lots for a batch of 27 lots of 17" in PI machine #4.

Table 5. Rope derived from drums in each PI machines(example)

Release Time	Derived from drum of PI MC #1	Derived from drum of PI MC #2	Derived from drum of PI MC #3	Derived from drum of PI MC #4
:	:	:	:	:
3/29 3:24		14.1" TFT	15" TFT	
3/29 3:36		14.1" TFT	15" TFT	
3/29 3:48		14.1" CF	15" CF	
3/29 4:00	14.1" TFT	14.1" CF	15" CF	
3/29 4:12	14.1" TFT	14.1" CF	15" CF	
3/29 4:24	14.1" TFT	14.1" TFT	15" TFT	17" TFT
3/29 4:36	14.1" CF	14.1" TFT	15" TFT	17" TFT
3/29 4:48	14.1" CF	14.1" TFT	15" TFT	17" TFT
3/29 5:00	14.1" CF	14.1" CF	15" CF	17" CF
3/29 5:12	14.1" TFT	14.1" CF	15" CF	17" CF
3/29 5:24	14.1" TFT	14.1" CF	15" CF	17" CF
3/29 5:36	14.1" TFT	14.1" TFT	15" TFT	17" TFT
3/29 5:48	14.1" CF	14.1" TFT	15" TFT	17" TFT
3/29 6:00	14.1" CF	14.1" TFT	15" TFT	17" TFT
3/29 6:12	14.1" CF	14.1" CF	15" CF	17" CF
3/29 6:24	14.1" TFT	14.1" TFT	15" CF	17" CF
:	:	:	:	:

Table 6. Rope with 12 minute cycle (example).

Rope	14.1'' (lot)		15'' lot)		17'' lot)	
	TFT	CF	TFT	CF	TFT	CF
:	:	:	:	:	:	:
3/29 3:36	1		1			
3/29 3:48		1		1		
3/29 4:00	1	1		1		
3/29 4:12	1	1		1		
3/29 4:24	2		1		1	
3/29 4:36	1	1	1		1	
3/29 4:48	1	1	1		1	
3/29 5:00		2		1		1
3/29 5:12	1	1		1		1
3/29 5:24	1	1		1		1
3/29 5:36	2		1		1	
3/29 5:48	1	1	1		1	
3/29 6:00	1	1	1		1	
3/29 6:12		2		1		1
3/29 6:24	1	1		1		1
3/29 6:36	1	1		1		1
3/29 6:48	2		1		1	
3/29 7:00	1	1	1		1	
3/29 7:12	1	1	1		1	
3/29 7:24		2		1		1
:	:	:	:	:	:	:

Table 7. Rope with one hour group (example).

Rope	14.1'' (lots)		15'' (lots)		17'' (lots)	
	TFT	CF	TFT	CF	TFT	CF
:	:	:	:	:	:	:
3/29 4:00	5	3	2	3	1	
3/29 5:00	4	6	2	3	2	3
3/29 6:00	6	4	3	2	3	2
3/29 7:00	5	5	3	2	3	2
:	:	:	:	:	:	:

4.3 Shipping (Completed) Schedule

The performance indexes concerned in Cell plant are CT of each lot and the confirmed volume in the daily production plan. Therefore, the final completed time of each lot in a Cell plant is first computed by adding the shipping buffer to its ending time in drum. Then, each batch in a batch of the daily production plan is sorted by its completed time. Because the duration of the completed time of each lot in a batch is between the completed time of the 1st lot and the last lot, the shipping (completed) schedule of the batches can be represented as the completed time of the 1st lot and the last lot, as shown in Table 8. If some lots are later than the required date, the quantity or ratio of later lots are also shown in the shipping schedule. The message of later lots is highlighted to shop manager to take any required improvement of action.

Table 8. Shipping Schedule (example).

Date	Glass Type	Required Lots	Completed Time of the First Lot	Completed Time of the Last Lot	Quantity of Later Lots	Ratio of Later Lots
4/1	14.1"	114	3/31 22:12	4/1 23:12	0	0%
	15"	72	3/31 23:24	4/1 23:12	0	0%
	17"	27	4/1 00:36	4/1 11:12	0	0%
4/2	14.1"	117	4/1 20:36	4/2 24:00	0	0%
	15"	75	4/1 18:12	4/2 24:00	0	0%
	17"	30	4/2 01:24	4/2 13:12	0	0%

5. Conclusions

Thin film transistor liquid crystal display (TFT-LCD) manufacturing process consists of three basic process stages: Array process, Cell process and Module process. Due to the specific domain of TFT-LCD Cell plant and little research on the problem of scheduling and control TFT-LCD Cell plant, the scheduling and control of Cell plants by using Drum-Buffer-Rope (DBR) Systems was presented in this article. Although the DBR system have been successfully implemented in some manufacturing plants, the detailed design rule or applications must be customized based on the special characteristics and requirement of different manufacturing environments. A DBR customized model for TFT-LCD Cell process was proposed in this article due to its specific domain. A detailed exploration of the required customization of drum design algorithm in this method was also presented. A real-life Cell plant case was utilized to explain the significance and feasibility of the proposed method.

Acknowledgments

The authors would like to thank the National Science Council of the Republic of China, Taiwan for partially supporting this research under Contract No. NSC 94-2213-E-216-011-.

References

- Atwater J.B. and Chakravorty, S.S. (2002). A study of the utilization of capacity constrained resources in drum-buffer-rope systems. *Production and Operations Management*, 11(2), 259-273.
- Corbett, T. and Csillag, J. M. (2001). Analysis of the effects of seven drum-buffer-rope implementations. *Production and Inventory Management Journal*, Third/Fourth Quarter, 17-23.
- Goldratt, E.M. and Cox, J. (1986a). *The Goal*. Croton-on-Hudson: North River.
- Goldratt, E.M. and Fox, R.E. (1986b). *The Race*. Croton-on-Hudson: North River.
- Goldratt, E.M. (1990). *The Haystack Syndrome*. Croton-on-Hudson: North River.
- Guide, V.D.R., Jr. (1996). Scheduling Using Drum-Buffer-Rope in a Remanufacturing Environment. *International Journal of Production Research*, 34(4), 1081-1091.
- Jeong, B., Kim, S. W. and Lee, Y. J. (2001). An assembly scheduler for TFT LCD manufacturing. *Computers & Industrial Engineering*, 41, 37-58.
- Lin, J.T., Chen, T. L., and Huang, C. C. (2004). A hierarchy planning model for TFT-LCD production chain. *International Journal of Electronic Business Management*, 2(1), 59-68.
- Schrageheim, E. and Ronen, B. (1990). Drum-buffer-rope shop floor control. *Production and Inventory Management Journal*, Third Quarter, 18-23.
- Schrageheim, E. and Ronen, B. (1991). Buffer Management: A diagnostic tool for production control. *Production and Inventory Management Journal*, Second Quarter, 74-79.
- Wu, H.H. and Yeh, M.L. (2006). A DBR scheduling method for manufacturing environments with bottleneck reentrant flows. *International Journal of Production Research*, 44(5), 883-902.
- Wu, S. Y., Morris, J. S. and Gordon, T. M. (1994). A simulation analysis of the effectiveness of Drum-Buffer-Rope scheduling in furniture manufacturing. *Computers & Industrial Engineering*. 26(4), 757-764.